

Interruttore Crepuscolare

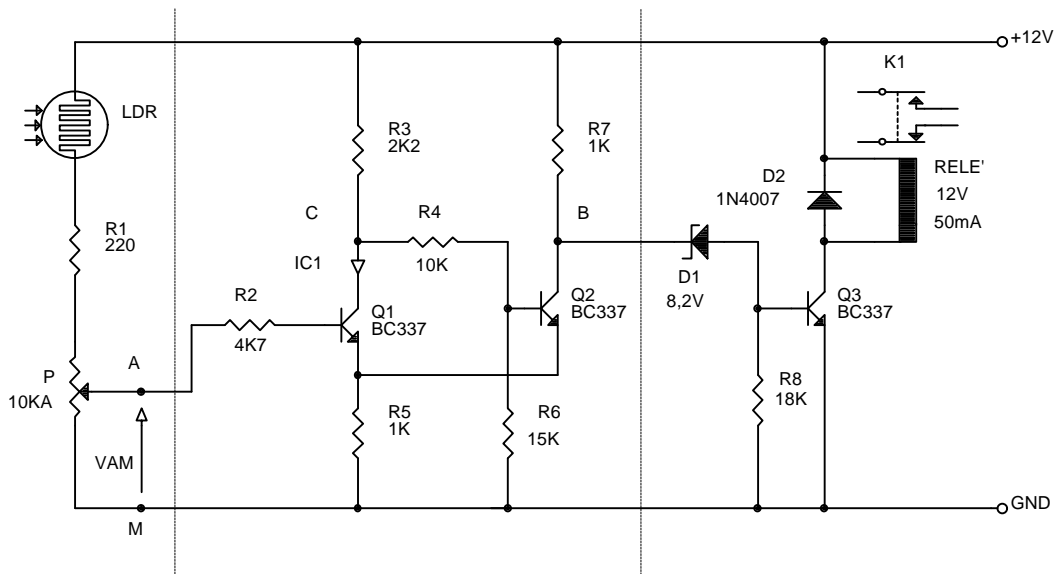


Figura 1

In figura è riportato lo schema elettrico di un interruttore crepuscolare utilizzato per l'accensione delle lampade dell'illuminazione stradale. Il circuito di figura 1 si può suddividere in tre parti (schema a blocchi di fig. 2) :

- Fotoresistenza LDR;
- Trigger di Schmitt a transistor;
- Interfaccia per relè.

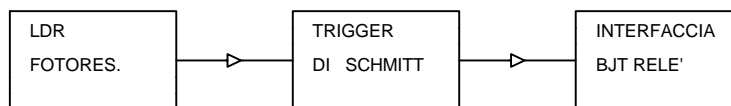


Figura 2

Fotoresistenza LDR (Light Dependent Resistor)

Si tratta di un componente realizzato mediante Solfuro di Cadmio (CdS). Il valore di resistenza in condizioni di buio si aggira attorno ad alcuni $M\Omega$ (da 5 a 10 $M\Omega$) mentre in condizioni di massima luminosità scende a qualche $K\Omega$ (da 1 a 5 $K\Omega$).

In condizioni di buio, la corrente che percorre la fotoresistenza è praticamente nulla pertanto la tensione presente fra i morsetti A ed M si aggira attorno a 0V. In condizioni di elevata luminosità ambiente il valore di resistenza di LDR diminuisce, il potenziometro P risulta alimentato e fra i punti A ed M è presente una tensione che viene inviata in ingresso al Trigger di Schmitt; il potenziometro P a variazione lineare viene utilizzato per regolare la soglia di intervento del relè e quindi la sensibilità del circuito.

Trigger di Schmitt

Il Trigger di Schmitt è un comparatore con isteresi, fa parte dei circuiti a scatto (circuiti non lineari). I transistor Q1 e Q2 presenti nel circuito risultano reazionati positivamente e possono unicamente funzionare o in interdizione (OFF) o in saturazione (ON).

Q1 interdetto e Q2 conduttore

Quando VAM vale 0V Q1 risulta interdetto e Q2 saturo pertanto la corrente che percorre il collettore del transistor Q2 vale :

$$I_{C2} = \frac{V_{CC} - V_{CESAT2}}{R_7 + R_5} \cong \frac{V_{CC}}{R_7 + R_5} \cong \frac{12V}{2K\Omega} = 6mA$$

La d.d.p. presente ai capi di R5 vale per la legge di Ohm

$$V_{R5} = R_5 \cdot I_{E2} \cong R_5 \cdot I_{C2} = 6V$$

La c.d.t. presente ai capi di R6 vale (formula del partitore di tensione):

$$V_{R6} = \frac{V_{CC} \cdot R_6}{R_3 + R_4 + R_6} = \frac{12 \cdot 15}{27,2} \cong 6,62V \quad (\text{Calcolo approssimato in quanto non si tiene conto della IB2})$$

Ora verifichiamo se la tensione sia sufficiente a mantenere saturo Q2; applichiamo KVL alla maglia di ingresso di Q2 e otteniamo:

$$V_{R6} \geq V_{R5} + V_{BE} = 6,6V$$

Si chiama soglia di commutazione superiore UTL (o VT+) di un trigger quel valore di tensione VAM che provoca la commutazione dei due transistor: Q1 da OFF ad ON e Q2 da ON a OFF.

Applicando KVL alla maglia di ingresso del transistor Q1 si ha:

$$UTL = V_{AM} = V_{R2} + V_{BE} + V_{R5} \cong V_{BE} + V_{R5} = 6,6V \quad (\text{trascuro } V_{R2} \text{ rispetto agli altri termini})$$

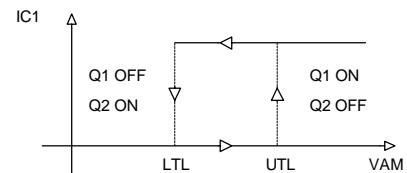


Figura 3

Q1 conduttore e Q2 interdetto

Con Q2 interdetto e Q1 saturo la corrente che percorre il collettore del transistor Q1 vale :

$$I_{C1} = \frac{V_{CC} - V_{CESAT1}}{R_3 + R_5} \cong \frac{V_{CC}}{R_3 + R_5} \cong \frac{12V}{3,2K\Omega} = 3,75mA$$

La d.d.p. presente ai capi di R5 vale per la legge di Ohm

$$V_{R5} = R_5 \cdot I_{E1} = 3,75V$$

La d.d.p. ai capi di R6 vale :

$$V_{R6} = \frac{(V_{R5} + V_{CESAT}) \cdot R_6}{R_4 + R_6} = \frac{6,3 \cdot 15}{25} \cong 3,78V$$

Il transistor Q2 risulta così sicuramente interdetto in quanto la base è a potenziale inferiore rispetto all'emettitore.

Per fare eseguire la commutazione opposta bisogna ridurre il valore di V_{AM}

Si chiama soglia di commutazione inferiore LTL (o VT-) di un trigger quel valore di tensione V_{AM} che provoca la commutazione dei due transistor: Q1 da ON a OFF e Q2 da OFF a ON.

Applicando KVL alla maglia di ingresso del transistor Q1 si ha:

$$LTL = V_{AM} = V_{R2} + V_{BE} + V_{R5} \cong V_{BE} + V_{R5} = 4,35V \quad (\text{trascuro } V_{R2} \text{ rispetto agli altri termini})$$

In figura 3 è rappresentato graficamente l'andamento di IC1 al variare di VAM. Si noti che con valori di VAM prossimi a 0V Q1 risulta interdetto e Q2 risulta saturo. Al crescere di VAM finché non viene superata la soglia UTL non si ha alcuna commutazione del circuito (il transistor Q1 mantiene il suo stato di interdizione e Q2 quello di saturazione). Superato il valore di UTL, Q1 dallo stato OFF passa in stato ON; la tensione fra il collettore di Q1 e massa si riduce e provoca l'interdizione di Q2. Per riportare il circuito nel suo stato iniziale bisogna ridurre il valore di VAM; quando VAM scende al di sotto del livello LTL, Q1 dallo stato ON passa nello stato OFF e Q2 dallo stato OFF passa in quello ON. Prende il nome di isteresi del trigger la differenza UTL - LTL.

$$V_H = UTL - LTL = 6,6 - 4,35 = 2,25V$$

In figura 4 è rappresentato graficamente l'andamento di VBM al variare di VAM. Si noti che con valori di VAM prossimi a 0V Q1 risulta interdetto e Q2 risulta saturo; di conseguenza

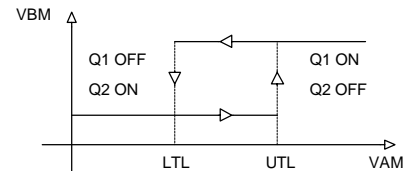


Figura 4

$$V_{BM} = V_{R5} + V_{CESAT2} = 6,3V$$

Al crescere di VAM finché non viene superata la soglia UTL non si ha alcuna commutazione del circuito (il transistor Q1 mantiene il suo stato di interdizione e Q2 quello di saturazione). Superato il valore di UTL, Q1 dallo stato OFF passa in stato ON; di conseguenza

$$V_{BM} = V_{CC}$$

Per riportare il circuito nel suo stato iniziale bisogna ridurre il valore di VAM; quando VAM scende al di sotto del livello LTL, Q1 dallo stato ON passa nello stato OFF e Q2 dallo stato OFF passa in quello ON.

Osservazioni :

E' opportuno non esagerare quando si dimensiona lo stato di saturazione di un BJT in quanto tanto più è spinto il livello di saturazione, tanto più elevato è il tempo di "turn-Off" del BJT (tempo per passare dallo stato ON a quello OFF).

Per velocizzare il passaggio di Q2 da OFF ad ON e vincere quindi l'effetto delle costanti di tempo dello stadio di ingresso di Q2 sovente si pone in parallelo ad R4 una capacità di "speed-up" tale capacità viene dimensionata con il criterio di sovracompensare il partitore R4, R6. Detta infatti Ci la capacità parassita di ingresso del BJT Q2 (posta in parallelo ad R6) deve essere

$$C_{SU} \cdot R_4 > C_I \cdot R_6$$

Interfaccia BJT relè

Si tratta del gruppo costituito dallo zener D1, transistor Q3, relè K1, diodo D2, resistenza R8.

Quando Q2 è ON si è visto che VBM vale 6,3V; questa tensione risulta insufficiente a far condurre il diodo zener D1 $V_Z=8,2V$ pertanto in queste condizioni lo zener risulta interdetto e con esso il transistor Q3.

Quando Q2 è OFF si è visto che VBM raggiunge il valore di $V_{CC} = 12V$ pertanto in queste condizioni lo zener conduce, Q3 risulterà saturo e il relè K1 eccitato.

La resistenza R8 (anti disturbo) mantiene sicuramente interdetto il BJT Q3 quando lo zener è interdetto.

Il diodo D2 connesso in parallelo al relè elimina le sovratensioni di origine induttiva (avvolgimento del relè) che nascono quando il BJT si interdice; sovratensioni che distruggerebbero irrimediabilmente il BJT. D2 risulta polarizzato inversamente quando il relè è eccitato; si polarizza direttamente quando il relè si diseccita (BJT da ON a OFF) e rimane polarizzato direttamente fino allo smaltimento completo dell'energia magnetica immagazzinata nell'avvolgimento del relè.

$$W_M = \frac{1}{2} L \cdot I^2$$
