

SOMMARIO

<i>APPLICAZIONI NON LINEARI DEGLI AMPLIFICATORI OPERAZIONALI OVA</i>	2
<i>Comparatore non invertente</i>	2
<i>Comparatore invertente</i>	2
<i>Comparatori a finestra</i>	2
<i>Comparatore con isteresi invertente (Trigger di Schmitt)</i>	3
<i>Comparatore con isteresi non invertente</i>	4
<i>Comparatori con isteresi a soglie asimmetriche</i>	5
<i>Comparatori con isteresi : aspetti progettuali</i>	6
<i>Esempio:</i>	6
<i>Circuito squadratore invertente</i>	6
<i>Osservazioni</i>	7
<i>Astabile realizzato con OVA</i>	7
<i>Monostabile realizzato con OVA</i>	8
<i>APPLICAZIONI PARTICOLARI</i>	9
<i>Generatore di funzioni realizzato con OVA</i>	9
<i>Generalità sui circuiti Modulatori</i>	10
<i>Modulatore PWM</i>	11
<i>Demodulatore PWM</i>	12
<i>VCO Oscillatore controllato in tensione</i>	12
<i>VCO con amplificatore OVA</i>	13
<i>Amplificatore logaritmico</i>	14
<i>Divisore ed estrattore di radice quadrata</i>	15
<i>Circuiti raddrizzatori di precisione con OVA</i>	16
<i>Offset</i>	16
<i>Slew -rate</i>	18
<i>Bibliografia</i> :.....	19

AMPLIFICATORI OPERAZIONALI II° applicazioni non lineari e particolari

prof. Cleto Azzani
IPSIA Moretto Brescia

16 gennaio 1996

Applicazioni non Lineari degli Amplificatori Operazionali OVA

Le applicazioni non Lineari degli amplificatori operazionali OVA sono basate fondamentalmente sulla caratteristica di trasferimento ingresso-uscita a fianco riportata fig. 1. Com'è noto nel modello ideale si ha :

$$\begin{aligned} V_{NI} > V_I &\rightarrow V_u = V_{CC} && \text{ saturazione positiva} && 1 \\ V_{NI} < V_I &\rightarrow V_u = V_{EE} && \text{ saturazione negativa} && 2 \end{aligned}$$

Comparatore non invertente

In fig. 2 è riportato un esempio di Comparatore non invertente (senza isteresi); l'ingresso non invertente è alimentato dal generatore V_e ; l'ingresso invertente da una sorgente di riferimento V_{ref} . In fig. 3 è riportata la caratteristica di trasferimento che esprime il comportamento del circuito sintetizzato dalle seguenti considerazioni:

$$\begin{aligned} V_e > V_{ref} &\rightarrow V_u = V_{CC} && 3 \\ V_e < V_{ref} &\rightarrow V_u = V_{EE} && 4 \end{aligned}$$

Comparatore invertente

In fig. 4 è riportato un esempio di Comparatore invertente (senza isteresi); l'ingresso invertente è alimentato dal generatore V_e ; l'ingresso non invertente da una sorgente di riferimento V_{ref} . In fig. 5 è riportata la caratteristica di trasferimento che esprime il comportamento del circuito sintetizzato dalle seguenti considerazioni:

$$\begin{aligned} V_e > V_{ref} &\rightarrow V_u = V_{EE} && 5 \\ V_e < V_{ref} &\rightarrow V_u = V_{CC} && 6 \end{aligned}$$

particolare importanza nel settore dell'automazione industriale rivestono i circuiti "zero-crossing"; essi sono comparatori invertenti o non invertenti con $V_{ref}=0$; vengono impiegati per individuare quando un determinato segnale (solitamente la tensione alternata di rete) passa per lo zero con derivata positiva o negativa. La conoscenza di tale istante è fondamentale per attivare SCR o TRIAC nei circuiti regolatori di potenza.

Comparatori a finestra

In fig. 6 è riportato un esempio di comparatore a finestra; esso serve per segnalarci se l'ampiezza di un segnale d'ingresso V_e è compresa in una fascia di valori di accettazione nota che esso è composto da tre elementi:

- -un comparatore non invertente CNI alimentato da V_{r1} e V_e ;
- -un comparatore invertente CI alimentato da V_{r2} e V_e ;
- -una porta AND a diodi che evidenzia con la propria uscita a V_{CC} la coincidenza di nostro interesse.

$$\begin{aligned} V_{r1} < V_e < V_{r2} &\rightarrow V_u = V_{CC} \\ V_e < V_{r1} &\rightarrow V_u = V_{EE} \\ V_e > V_{r2} &\rightarrow V_u = V_{EE} \end{aligned}$$

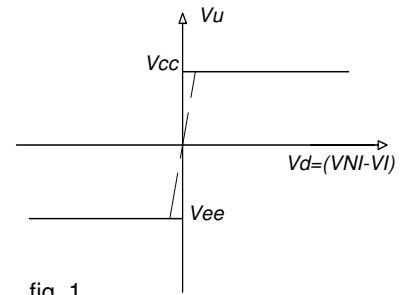


fig. 1

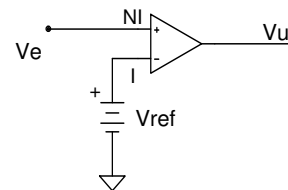


fig. 2 Comparatore Non Invertente

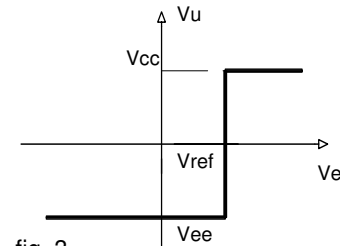


fig. 3

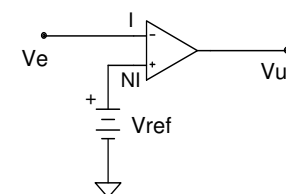


fig. 4 Comparatore Invertente

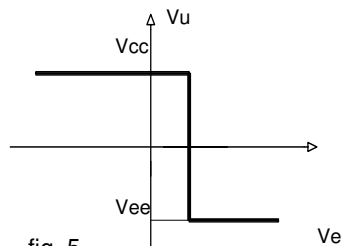


fig. 5

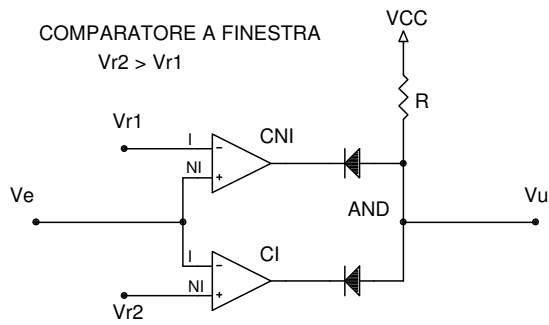


fig. 6

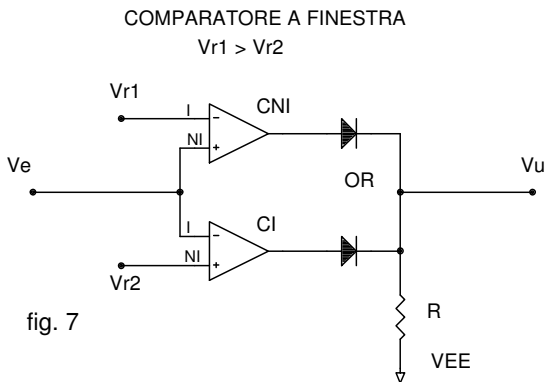
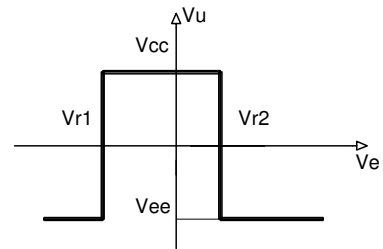
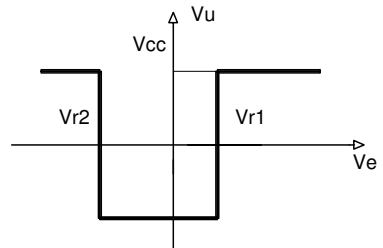


fig. 7

fig. 8



In fig. 7 è riportato un secondo esempio di comparatore a finestra; esso, a differenza di quello di fig. 6 serve per segnalarci se l'ampiezza di un segnale d'ingresso V_e è esterna alla finestra di accettazione V_{r1} V_{r2} come è chiaramente indicato nella caratteristica di trasferimento di fig. 8.

$$V_{r1} < V_e < V_{r2} \rightarrow V_u = V_{EE}$$

$$V_e < V_{r1} \rightarrow V_u = V_{CC}$$

$$V_e > V_{r2} \rightarrow V_u = V_{CC}$$

8

Comparatore con isteresi invertente (Trigger di Schmitt)

In fig. 9 è riportato un esempio di comparatore con isteresi di tipo invertente. Il circuito di fig. 9 mette in evidenza la presenza di retroazione positiva o rigenerativa (connessione fra V_u e ingresso NI) per cui si può concludere che l'uscita di questo circuito non potrà operare in zona lineare ma dovrà obbligatoriamente operare in zona di saturazione positiva (uscita a V_{CC}) o negativa (uscita a V_{EE}).

La caratteristica di trasferimento del circuito è riportata in fig. 10. Si nota la presenza di due soglie di commutazione denominate:

- UTL o V_{T+} (soglia di commutazione superiore)
- LTL o V_{T-} (soglia di commutazione inferiore).

Si definisce isteresi del circuito la seguente espressione:

$$V_H = UTL - LTL$$

9

Studiamo ora il funzionamento del circuito. All'ingresso non invertente NI dell'OVA risulta applicata la ddp presente ai capi di R_2 data dall'espressione:

$$V_{NI} = V_U \frac{R_2}{R_1 + R_2} \quad 10$$

ora se supponiamo che l'uscita si trovi in saturazione positiva:

$$V_U = V_{CC} \quad 11$$

l'ingresso NI dell'OVA assumerà un potenziale positivo rispetto a massa denominato UTL.

$$UTL = V_{CC} \frac{R_2}{R_1 + R_2} \quad 12$$

Tale condizione si manterrà inalterata fino a che il segnale differenza V_d mantiene valore positivo.

$$V_d = V_{NI} - V_I = UTL - V_E > 0 \quad 13$$

Si tenga presente che V_{NI} assume un valore fisso in quanto dato dall'espressione 13 sopra e che l'unica variabile è rappresentata dalla tensione V_e in entrata al comparatore.

Ma se V_e cresce, il segnale differenza da positivo potrà assumere valori negativi; in tal caso l'uscita dell'OVA da saturazione positiva si porterà a funzionare in condizioni di saturazione negativa per cui si avrà:

$$V_U = V_{EE} \quad 14$$

e di conseguenza la tensione presente sull'ingresso non invertente dell'OVA assumerà il valore LTL.

$$LTL = V_{EE} \frac{R_2}{R_1 + R_2} \quad 15$$

Tale condizione si manterrà inalterata fino a che il segnale differenza V_d mantiene valore negativo.

$$V_d = V_{NI} - V_I = LTL - V_E < 0 \quad 16$$

Ma se V_e decresce, il segnale differenza da negativo potrà assumere valori positivi; in tal caso l'uscita dell'OVA da saturazione negativa si riporterà a funzionare in condizioni di saturazione positiva come detto in precedenza. La caratteristica di trasferimento di fig 10 esprime graficamente i concetti ora illustrati: al crescere di V_e (partendo da valori di V_e negativi) l'uscita del comparatore per un certo tratto $V_e < UTL$ assume valore di saturazione positiva ($V_u = V_{CC}$); poi commuta da V_{CC} a V_{EE} quando viene superata la soglia UTL. Facendo decrescere V_e l'uscita commuta solo quando V_e si porta al di sotto della soglia LTL.

Nel comparatore con isteresi di tipo invertente l'isteresi del ciclo assume il valore:

$$V_H = UTL - LTL = \frac{R_2}{R_1 + R_2} (V_{CC} - V_{EE}) \quad 17$$

Comparatore con isteresi non invertente

Studiamo ora il funzionamento del circuito di fig. 11. All'ingresso non invertente NI dell'OVA risulta applicata una ddp che ovviamente dipende sia dal valore di V_e sia dal valore di V_u ; tale valore può essere determinato o applicando il teorema di Millmann o il P.S.E. (Principio di Sovrapposizione degli Effetti) alla rete.

$$V_{NI} = V_U \frac{R_1}{R_1 + R_2} + V_E \frac{R_2}{R_1 + R_2} \quad 18$$

poiché il potenziale dell'ingresso invertente V_i risulta 0 (ingresso collegato a massa) il segnale differenza coinciderà con V_{NI} :

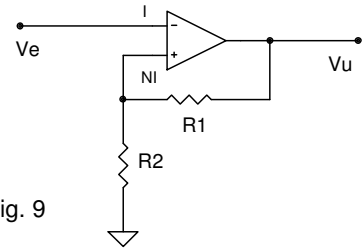


fig. 9

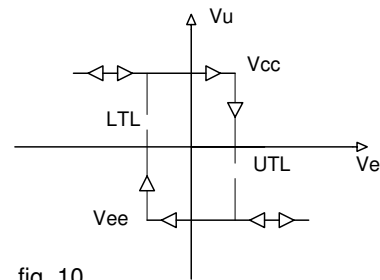


fig. 10

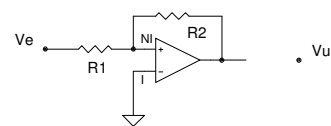
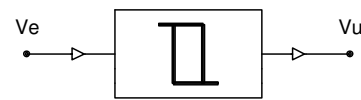
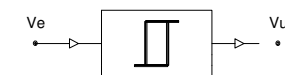
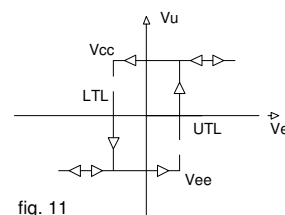


fig. 11



$$V_D = V_{NI} - V_I = V_{NI} \quad 19$$

Se ipotizziamo che l'uscita si trovi in condizioni di saturazione positiva,

$$V_U = V_{CC} \quad 20$$

dovrà necessariamente essere:

$$V_{NI} = V_{CC} \frac{R_1}{R_1 + R_2} + V_E \frac{R_2}{R_1 + R_2} > 0 \quad 21$$

da cui deriva immediatamente:

$$V_E > -V_{CC} \frac{R_1}{R_2} \quad (LTL) \quad 22$$

Se V_E decresce al di sotto del valore LTL, il segnale differenza da positivo assumerà valore negativo; in tal caso l'uscita dell'OVA da saturazione positiva si porterà a funzionare in condizioni di saturazione negativa:

$$V_U = V_{EE} \quad 23$$

in queste condizioni dovrà necessariamente essere:

$$V_{NI} = V_{EE} \frac{R_1}{R_1 + R_2} + V_E \frac{R_2}{R_1 + R_2} < 0 \quad 24$$

da cui deriva immediatamente:

$$V_E < -V_{EE} \frac{R_1}{R_2} \quad (UTL) \quad 25$$

Nel comparatore con isteresi di tipo non invertente l'isteresi del ciclo assume il valore:

$$V_H = UTL - LTL = \frac{R_1}{R_2} (V_{CC} - V_{EE}) \quad 26$$

Può essere utile in alcune applicazioni avere a disposizione un comparatore a soglie asimmetriche; in tal caso i circuiti di fig. 10 e 11 vengono leggermente modificati come segue:

Comparatori con isteresi a soglie asimmetriche

Applicando il PSE (Principio di Sovrapposizione degli Effetti) al circuito di fig 12 si ottiene:

$$V_{NI} = E \frac{R_1}{R_1 + R_2} + V_U \frac{R_2}{R_1 + R_2} \quad 27$$

$$UTL = E \frac{R_1}{R_1 + R_2} + V_{CC} \frac{R_2}{R_1 + R_2} \quad 28$$

$$LTL = E \frac{R_1}{R_1 + R_2} + V_{EE} \frac{R_2}{R_1 + R_2} \quad 29$$

$$V_H = UTL - LTL = \frac{R_2}{R_1 + R_2} (V_{CC} - V_{EE}) \quad 30$$

Analogamente si procede nel caso del circuito di fig. 13.

$$V_{NI} = V_U \frac{R_1}{R_1 + R_2} + V_E \frac{R_2}{R_1 + R_2} \quad 31$$

$$LTL = E \left(\frac{R_1}{R_2} + 1 \right) - V_{CC} \frac{R_1}{R_2} \quad 32$$

$$UTL = E \left(\frac{R_1}{R_2} + 1 \right) - V_{EE} \frac{R_1}{R_2} \quad 33$$

$$V_H = UTL - LTL = \frac{R_1}{R_2} (V_{CC} - V_{EE}) \quad 34$$

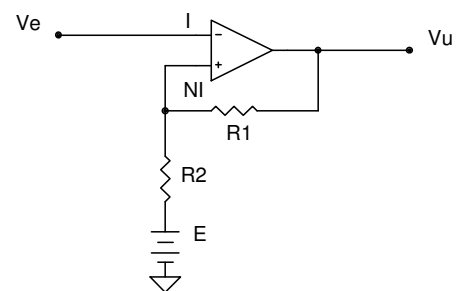


fig. 12 Comparatore con Isteresi Invertente

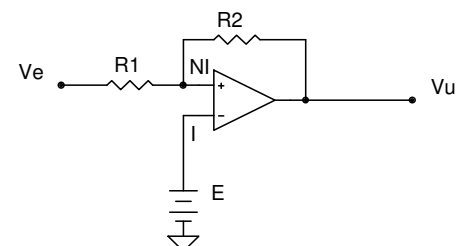


fig. 13 Comparatore con Isteresi Non Invert.

Comparatori con isteresi : aspetti progettuali

Il progetto di un comparatore con isteresi parte dalla conoscenza del valore delle due soglie UTL e LTL; noto ciò per differenza determino l'isteresi del ciclo V_H da cui dipende come è noto (formule 17 e 26) il rapporto R_1/R_2 (resistenze che costituiscono il partitore che da origine a retroazione positiva). Risolvendo la 17 si ottiene :

$$\frac{R_1}{R_2} = \frac{V_{CC} - V_{EE}}{V_H} - 1 \quad 35$$

procedendo in modo analogo dalla 26 si ottiene:

$$\frac{R_1}{R_2} = \frac{V_H}{V_{CC} - V_{EE}} \quad 36$$

sommando fra di loro le espressioni 17 e 26 si ottiene:

$$\frac{UTL + LTL}{2} = \frac{E \cdot R_1}{R_1 + R_2} + (V_{CC} + V_{EE}) \frac{R_2}{R_1 + R_2} \quad 37$$

poiché solitamente risulta:

$$V_{EE} = -V_{CC} \quad 38$$

la espressione 37 si semplifica nel seguente modo :

$$\frac{UTL + LTL}{2} = \frac{E \cdot R_1}{R_1 + R_2} \quad 39$$

da cui ricavo E :

$$E = \frac{UTL + LTL}{2} \left(1 + \frac{R_2}{R_1} \right) \quad 40$$

Esempio:

Utilizzando un circuito integrato OVA tipo LM741 alimentato a $V_{CC}=+12V$; $V_{EE}=-12V$ realizzare un comparatore con isteresi invertente avente soglie $UTL= 3V$, $LTL= -1V$. Come primo passo effettuo il calcolo di V_H .

$$V_H = UTL - LTL = (3 + 1) = 4V \quad 41$$

dalla 35 ottengo :

$$\frac{R_1}{R_2} = \frac{V_{CC} - V_{EE}}{V_H} - 1 = \frac{2 \cdot V_{CC}}{V_H} - 1 = 5 \quad 42$$

dalla 40 ottengo :

$$E = \frac{UTL + LTL}{2} \left(1 + \frac{R_2}{R_1} \right) = 1,2V \quad 43$$

fissato poi $R_2=10K$ risulta $R_1=50K$.

Circuito squadratore invertente

Una delle applicazioni più diffuse del comparatore con isteresi è rappresentata dal circuito "squadratore". In tale circuito, una qualsiasi forma d'onda di ingresso viene trasformata in onda quadra d'uscita. In figura 14 è riportato il comportamento del circuito in presenza di onda sinusoidale in ingresso. Sul grafico che rappresenta la tensione V_g (generatore sinusoidale) sono state riportate le due soglie UTL e LTL del trigger. Quando V_g supera UTL l'uscita del comparatore passa in saturazione negativa V_{EE} , quando V_g scende al di sotto di LTL, l'uscita del trigger ricommuta sul livello di saturazione positivo.

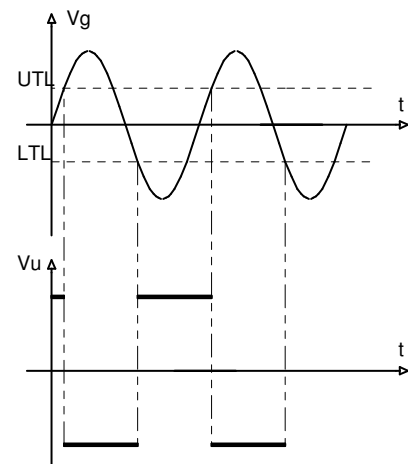


fig. 14 Ingresso e uscita ad uno squadratore

Osservazioni

- Si noti che per avere una forma d'onda quadra in uscita l'ampiezza picco picco del segnale di ingresso deve eccedere il valore della tensione di isteresi V_h del comparatore.
- Si noti inoltre che il circuito modifica la forma d'onda ma non modifica il periodo T e la frequenza f del segnale di ingresso.
- Si potrebbe facilmente dimostrare che, in presenza di segnale di ingresso disturbato, il comparatore con isteresi ha dei vantaggi notevoli rispetto ad un comparatore di tipo tradizionale (senza isteresi). Infatti, con opportuni grafici, è facile rendersi conto che in caso di segnale disturbato in ingresso, all'uscita di un comparatore tradizionale si hanno commutazioni prodotte dal disturbo e tali commutazioni sono inevitabili (a meno di filtrare in ingresso il disturbo con un apposito circuito). Nel caso di utilizzazione di un comparatore con isteresi la commutazione non ha luogo se l'ampiezza picco picco del disturbo è contenuta entro il livello di isteresi V_h del comparatore. Proprio per quest'ultima ragione in campo digitale vengono impiegati in modo diffuso elementi logici gates o buffer di tipo "triggered" (vedi fig. 14a) quando si debbono collegare fra di loro elementi di un sistema di elaborazione dati di tipo digitale (schede di memoria di sistemi a microprocessore, schede di I/O o schede di interfacciamento). Con una opportuna scelta della V_h si conferisce ad un circuito una adeguata immunità ai disturbi che garantisce un sicuro funzionamento del sistema di elaborazione dati.

Astabile realizzato con OVA

Un circuito "astabile" è un circuito in grado di generare spontaneamente dei segnali più comunemente di forma d'onda quadra. In fig. 15 è presentato lo schema del più semplice astabile realizzato con OVA. Inizialmente $V_c=0$ e $V_u=V_{cc}$. C si carica attraverso R con legge esponenziale:

$$v_c = V_{CC} \cdot \left(1 - e^{-\frac{t}{\tau}}\right) \quad \tau = R \cdot C \quad 44$$

τ rappresenta la "costante di tempo" del circuito. Trascorso un determinato tempo, V_c raggiunge il livello UTL del comparatore con isteresi sicché V_u passa a V_{ee} . C viene progressivamente caricato da V_{ee} con la medesima costante di tempo quindi inizia la scarica e la carica verso livelli di tensione negativi. Trascorso un determinato tempo T_0 , V_c raggiunge il valore LTL e l'uscita ricommuta a V_{cc} ed il ciclo si ripete da capo. La situazione di regime che si stabilisce nel circuito è rappresentata nei grafici di fig. 16. Per determinare la relazione matematica che intercorre fra T_1 , T_0 , le soglie UTL, LTL, la costante di tempo, i livelli di alimentazione V_{cc} , V_{ee} si deve ricorrere alla relazione fondamentale:

$$v_c = v_{IN} + (v_{FIN} - v_{IN}) \cdot \left(1 - e^{-\frac{t}{\tau}}\right) \quad 45$$

v_{IN} rappresenta il valore iniziale, v_{FIN} il valore finale a cui tende V_c (valore raggiunto solo a condensatore completamente carico). Durante il ciclo di carica impongo che, trascorso il tempo T_1 , V_c raggiunga il livello UTL.

$$v_c(T_1) = UTL = LTL + (V_{CC} - LTL) \cdot \left(1 - e^{-\frac{T_1}{\tau}}\right) \quad 46$$

da cui risulta :

$$T_1 = \tau \cdot \ln\left(\frac{V_{CC} - LTL}{V_{CC} - UTL}\right) \quad 47$$

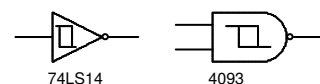


fig. 14a Esempi di porte triggered

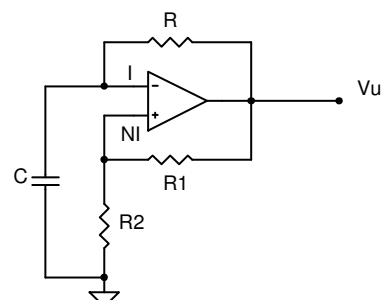


fig. 15 Astabile realizzato con OVA



fig. 16 Andamento nel tempo di V_c e V_u

Durante la fase di scarica impongo che trascorso il tempo T_0 , V_c raggiunga il livello LTL .

$$v_c(T_0) = LTL = UTL + (V_{EE} - UTL) \cdot \left(1 - e^{-\frac{T_0}{\tau}}\right) \quad 48$$

da cui risulta :

$$T_0 = \tau \cdot \ln\left(\frac{V_{EE} - UTL}{V_{EE} - LTL}\right) \quad 49$$

Monostabile realizzato con OVA

Un circuito "monostabile" è un circuito in grado di generare dei segnali di forma d'onda quadra e di durata prefissata qualora in ingresso giunga un opportuno segnale di "trigger". In fig. 17 è presentato lo schema di un semplice circuito monostabile realizzato con OVA. La sua struttura circuitale viene ricavata dal circuito astabile di fig. 15 con alcune semplici modifiche circuitali. Lo stato di stabilità è rappresentato dalla situazione $V_u = V_{cc}$ e quindi D_1 ON. La tensione ai capi di R_2 assume il valore:

$$V_{NI} = V_{CC} \frac{R_2}{R_2 + R_1} > 0 \quad 50$$

Con riferimento ai grafici delle grandezze riportate in fig.18 si può osservare che, con un segnale di ingresso di forma d'onda quadra, su R_3 avremo una forma d'onda impulsiva (fig. 18b). Gli impulsi positivi della forma d'onda polarizzano inversamente D_2 mentre quelli negativi lo polarizzano direttamente. Perché gli impulsi su R_3 producano un effetto nel circuito è necessario che la tensione V_{ni} assuma valori al di sotto del valore V_i (V_{d1}). Se ciò avviene, l'uscita commuta, V_u assume il valore di saturazione negativo V_{ee} : C inizia a caricarsi negativamente attraverso R (D_1 ora risulta polarizzato inversamente) finché raggiunge il livello di commutazione LTL che provoca la ricommutazione dell'uscita. Il condensatore C si ricarica ora verso V_{cc} con la medesima costante di tempo RC ; quando V_c diviene positiva D_1 conduce e viene raggiunta la condizione di stabilità $V_u = V_{cc}$. La durata del segnale d'uscita al monostabile dipende ovviamente dalla costante di tempo RC oltre che dal valore della V_{ee} e dal valore della LTL .

Per ricavare l'espressione di T_0 è necessario scrivere l'espressione della legge di carica esponenziale di C :

$$v_c(t) = V_{EE} \cdot \left(1 - e^{-\frac{t}{RC}}\right) \quad 51$$

imponendo che :

$$v_c(T_0) = V_{EE} \cdot \left(1 - e^{-\frac{T_0}{RC}}\right) = LTL \quad 52$$

con semplici passaggi algebrici si perviene alla espressione:

$$T_0 = RC \cdot \ln\left(\frac{V_{EE}}{V_{EE} - LTL}\right) \quad 53$$

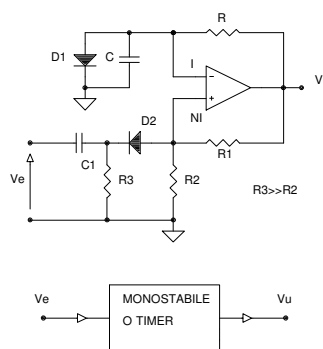


fig. 17 Monostabile realizzato con OVA

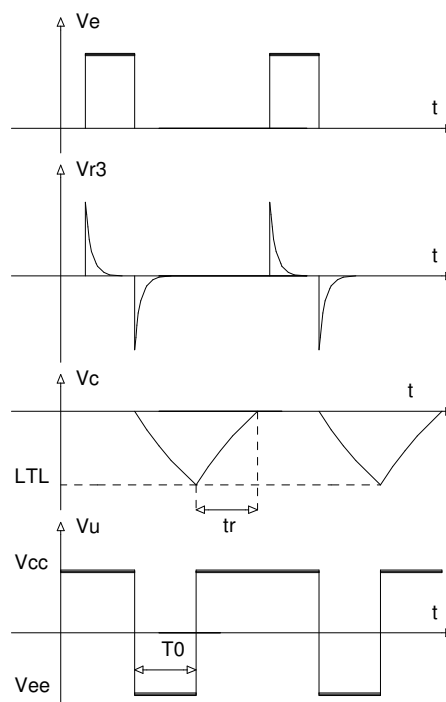


fig. 18 Grandezze presenti nel monostabile

Viene denominato tempo di ripristino il tempo che deve intercorrere dopo la conclusione del ciclo di temporizzazione T0 prima di poter applicare all'ingresso NI un nuovo impulso negativo. Il tempo di ripristino tr è dato dall'espressione:

$$t_r = RC \cdot \ln \frac{V_{CC} - LTL}{V_{CC}} \quad 54$$

Nel circuito di fig. 19 il diodo D3 e la resistenza R4 riducono la costante di tempo che compare nella espressione 54 con conseguente riduzione del tempo di ripristino tr.

Applicazioni particolari

In questa particolare categoria annoveriamo quei circuiti contenenti operazionali che in parte funzionano in regime lineare in parte in regime non lineare oppure circuiti comprendenti operazionali che funzionano in zona lineare ma che permettono di realizzare blocchi funzionali di tipo non lineare (amplificatori logaritmici, modulatori a prodotto etc.)

Generatore di funzioni realizzato con OVA

Il circuito riportato in fig. 20a rappresenta il circuito di un generatore di funzioni costituito da un circuito integratore (configurazione lineare) e da un comparatore con isteresi non invertente (configurazione non lineare). In fig. 20b è riportato l'andamento nel tempo della tensione Vu1 in uscita all'integratore e in fig. 20c l'andamento nel tempo della tensione in uscita Vu2 al comparatore con isteresi non invertente.

Partendo inizialmente con C scarico e tensione di uscita Vu2 pari al livello di saturazione negativo Vee, avremo una prima carica di C a corrente costante (circuitto integratore) fino al valore UTL, a questo punto interviene il comparatore con isteresi che commuta la sua uscita da Vee a Vcc per cui la tensione ai capi di C (Vu1) scende con legge lineare finchè raggiunge il livello LTL da cui riparte il ciclo. Sulla uscita dell'integratore si può prelevare un segnale di forma d'onda triangolare, ampiezza picco picco pari a Vh (isteresi del comparatore), sulla uscita del comparatore con isteresi si può prelevare una Vu2 di forma d'onda quadra e ampiezza picco picco pari a Vcc-Vee. Per determinare la relazione matematica che intercorre fra T1, T0, le soglie UTL, LTL, la costante di tempo, i livelli di alimentazione Vcc, Vee si deve ricorrere alla relazione:

$$v_c(t) = UTL - \frac{V_{CC} - V_{EE}}{R \cdot C} t \quad 55$$

che esprime la legge di scarica lineare di C durante l'intervallo di tempo T1. Imponendo che all'istante T1 Vc raggiunge il livello LTL si ha:

$$v_c(T_1) = UTL - \frac{V_{CC} - V_{EE}}{R \cdot C} \cdot T_1 = LTL \quad 56$$

da cui si ricava :

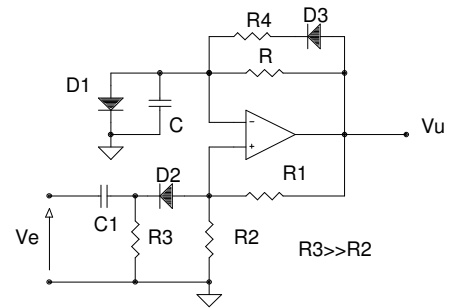


fig. 19 Monostabile con tr ridotto da D3 e R4

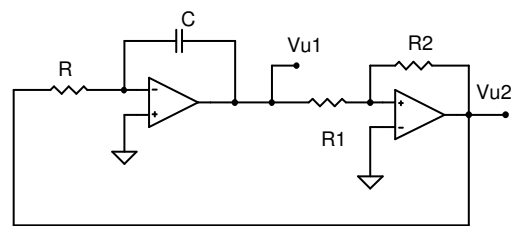


fig. 20 Schema Elettrico di un Generatore di funzioni

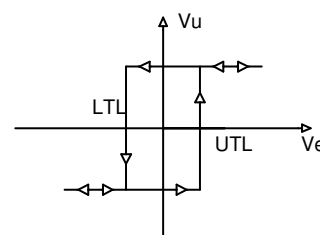
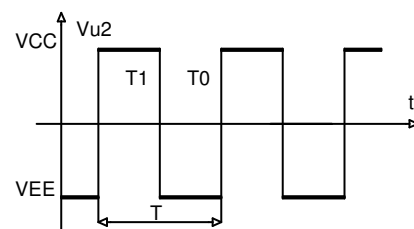
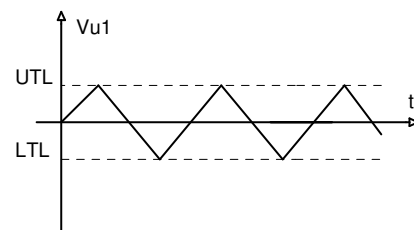


fig. 20b-c Grafici relativi al circuito di fig. 20

$$T_1 = \frac{UTL - LTL}{V_{CC}} \cdot RC = \frac{V_H}{V_{CC}} \cdot RC \quad 57$$

procedendo in modo analogo per quanto concerne la carica di C durante l'intervallo di tempo T0 si ha:

$$v_C(t) = LTL - \frac{V_{EE}}{R \cdot C} t \quad 58$$

Imponendo che all'istante T0 Vc raggiunge il livello UTL si ha:

$$v_C(T_0) = LTL - \frac{V_{EE}}{R \cdot C} \cdot T_0 = UTL \quad 59$$

da cui si ricava :

$$T_0 = \frac{UTL - LTL}{-V_{EE}} \cdot RC = \frac{V_H}{-V_{EE}} \cdot RC \quad 60$$

concludendo si ottiene:

$$T = T_0 + T_1 = V_H \cdot RC \cdot \left(\frac{1}{V_{CC}} - \frac{1}{V_{EE}} \right) \quad 61$$

in caso di alimentazione simmetrica risulta:

$$V_{EE} = -V_{CC} \quad 62$$

da cui risulta in definitiva:

$$T = T_0 + T_1 = 2RC \cdot \frac{V_H}{V_{CC}} \quad 63$$

Generalità sui circuiti Modulatori

Un circuito modulatore è un circuito elettronico in grado di modificare in modo continuo e in funzione dell'ampiezza di un segnale elettrico esterno denominato *segnale modulante*, uno dei parametri che

caratterizzano un altro segnale denominato portante. Un modulatore è dotato di due ingressi (ingresso modulante e ingresso portante) ed una uscita (segnale modulato).

A seconda che la portante sia di tipo sinusoidale o impulsivo avremo modulatori per segnali sinusoidali e modulatori per segnali rettangolari o impulsivi.

Un *segnale sinusoidale* è caratterizzato da tre parametri: l'ampiezza, la frequenza e la fase pertanto avremo tre tipi di circuiti modulatori (modulatore di ampiezza AM, modulatore di frequenza FM, modulatore di fase).

Un *segnale di tipo impulsivo* (onda rettangolare) è caratterizzato dall'ampiezza, dal periodo (legato alla frequenza), dalla durata a livello alto (legata al duty-cycle) e dalla posizione assunta dal fronte di salita (o di discesa) entro il periodo T. Ne consegue che avremo modulatori PAM (Pulse Amplitude Modulation / Modulazione impulsiva di ampiezza), modulatori PFM (Pulse Frequency Modulation/ Modulazione impulsiva di frequenza), modulatori PWM (Pulse Width Modulation/ Modulazione impulsiva di durata) e modulatori PPM (Pulse Position Modulation/ Modulazione impulsiva di posizione).

I circuiti modulatori sono principalmente utilizzati nel campo del trattamento e della trasmissione a distanza dell'informazione (trasmissioni radiotelevisive, trasmissione dati, telemisure e telecontrolli) ma anche in sistemi di controllo industriali.

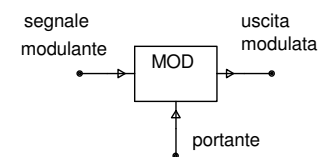


fig. 21 Modulatore generico

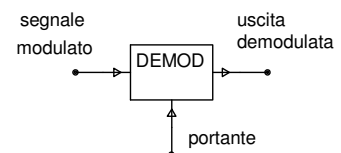


fig. 22 Demodulatore sincrono

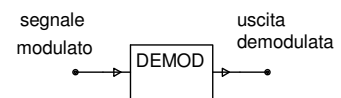


fig. 23 Demodulatore asincrono

A valle di una catena di trasmissione dell'informazione è necessario recuperare dal segnale modulato l'informazione introdotta dai circuiti modulatori; si parlerà allora di processo di demodulazione o di rivelazione. Si possono avere demodulatori sincroni qualora si richieda la presenza della portante per attuare il processo di demodulazione (fig. 22) e demodulatori asincroni qualora la portante non sia necessaria (fig. 23).

Nel caso quindi di portanti sinusoidali modulate avremo, ad esempio demodulatori AM, FM. In caso di portanti impulsive avremo demodulatori PAM, PFM, PWM, PPM, delta, PCM.

Modulatore PWM

Il circuito modulatore PWM (Pulse Width Modulator / Modulatore a durata di impulsi) è strutturalmente costituito da un amplificatore operazionale funzionante ad anello aperto da circuito comparatore senza isteresi (configurazione non lineare). All'ingresso non invertente viene applicato il segnale V_e lentamente variabile nel tempo che rappresenta il segnale modulante, all'ingresso invertente viene applicato un segnale V_g di forma d'onda triangolare capace di produrre una portante di forma d'onda quadra in uscita al circuito modulatore.

È importante sottolineare che la frequenza del segnale V_g deve risultare molto maggiore della frequenza del segnale V_e per poter considerare, sia pure in prima approssimazione, V_e costante durante un periodo completo del segnale V_g .

Ciò premesso si consideri il grafico riportato in fig. 25

La fem del generatore V_g nell'intervallo $0 < t < T/2$ può essere espressa dalla relazione matematica:

$$v_g(t) = \frac{4 \cdot E \cdot t}{T} - E \quad 64$$

Nell'intervallo $0 < t < t_1$ V_e risulta maggiore di V_g pertanto in uscita all'operazionale avremo il livello massimo di saturazione positiva E , nell'intervallo $t_1 < t < t_2$ V_e risulta minore di V_g pertanto in uscita all'operazionale avremo il livello massimo di saturazione negativo V_{ee} . Si noti inoltre che il periodo del segnale d'uscita coincide con quello del segnale V_g . Imponendo nella 64 all'istante $t=t_1$ l'eguaglianza :

$$v_g(t_1) = V_e \quad 65$$

si ricava immediatamente :

$$t_1 = \frac{T(E + V_e)}{4E} \quad 66$$

osservando dal grafico che, per la simmetria della forma d'onda, risulta $T_1 = 2 t_1$ si ottiene :

$$T_1 = \frac{T(E + V_e)}{2E} = \frac{T}{2} + \frac{T}{2E} V_e \quad 67$$

da cui risulta quanto segue :

$$\begin{aligned} \text{se } V_e = 0 &\rightarrow T_1 = T_0 = T/2 \\ \text{se } V_e > 0 &\rightarrow T_1 > T/2 \quad T_0 < T/2 \\ \text{se } V_e < 0 &\rightarrow T_1 < T/2 \quad T_0 > T/2 \end{aligned} \quad 68$$

È possibile quindi affermare che l'informazione contenuta nell'ampiezza del segnale V_e viene trasformata in una equivalente informazione contenuta nella durata T_1 (a livello logico alto) del

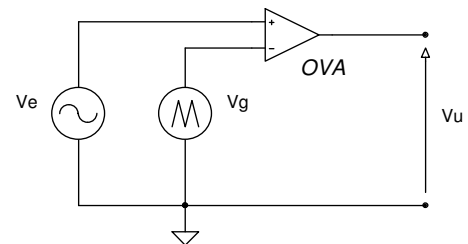


fig.24 Schema di principio di un modulatore PWM

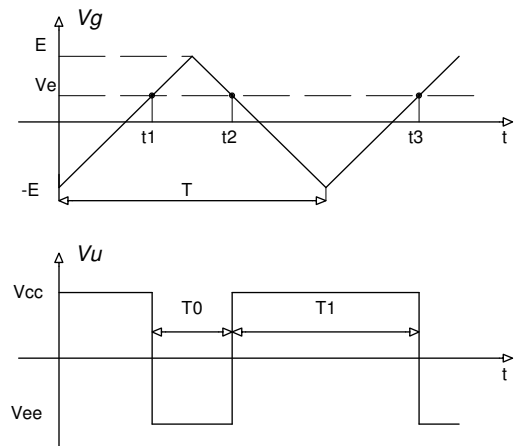


fig. 25 forme d'onda relative ad ingresso ed uscita

segnale V_U presente in uscita al circuito di fig. 24. La relazione 67 rappresenta il legame matematico esistente fra durata a livello alto del segnale V_U e ampiezza del segnale V_e .

Demodulatore PWM

Il più semplice circuito che da un segnale modulato PWM estrae l'informazione in essa contenuta è rappresentato da un filtro Passa Basso (LPF) che in opportune condizioni restituisce in uscita il valore medio del segnale di ingresso V_e . Dalla relazione 67 che ci fornisce l'espressione dell'intervallo di tempo T_1 (modulatore PWM) è possibile ricavare quanto segue :

$$T_0 = T - T_1 = T - \frac{T}{2} - \frac{T}{2E} V_e = \frac{T}{2} - \frac{T}{2E} V_e \quad 69$$

ricordando la definizione di valore medio riferito all'onda quadra di fig. 25 si ha:

$$[V_{PWM}]_m = \frac{V_{CC}T_1 + V_{EE}T_0}{T} \quad 70$$

essendo inoltre:

$$V_{EE} = -V_{CC} \quad 71$$

$$[V_{PWM}]_m = \frac{V_{CC}}{2} \left(1 + \frac{V_e}{E} - 1 + \frac{V_e}{E} \right) = \frac{V_{CC}}{E} \cdot V_e \quad 72$$

Si noti come dall'analisi dell'espressione 72 si desume che il valore medio del segnale in uscita ad un modulatore PWM è proporzionale al valore di V_e (segnale modulante); la costante di proporzionalità è data dal rapporto fra il valore della tensione di alimentazione V_{CC} dell'OVA (modulatore) e l'ampiezza massima E della portante triangolare.

Il filtro passa basso LPF con costante di tempo opportunamente calcolata svolge le funzioni di demodulatore in quanto il segnale modulato PWM periodico ma non sinusoidale è sviluppabile in serie di Fourier; il valore medio dato dall'espressione 72 rappresenta la componente continua A_0 per separare la quale è necessario disporre di un filtro Passa basso capace di eliminare tutte le componenti sinusoidali e cosinusoidali compresa la fondamentale (di frequenza pari alla portante PWM).

VCO Oscillatore controllato in tensione

Il termine VCO (Voltage Controlled Oscillator) o VCM (Voltage Controlled Multivibrator) si attribuisce a dispositivi capaci di generare un segnale la cui frequenza è strettamente legata all'ampiezza di una tensione di pilotaggio fornita in ingresso al sistema. Il termine VCM è più appropriato quando il segnale di uscita è di forma d'onda quadra, il termine VCO viene utilizzato negli altri casi. Nel caso di proporzionalità diretta fra ampiezza del segnale in ingresso e frequenza del segnale d'uscita la f.d.t. del VCO ha le dimensioni di Hz/V .

$$K_{VCO} = \frac{f_u}{V_i} \quad [K_{VCO}] = \left[\frac{\text{Hz}}{\text{V}} \right] \quad 73$$

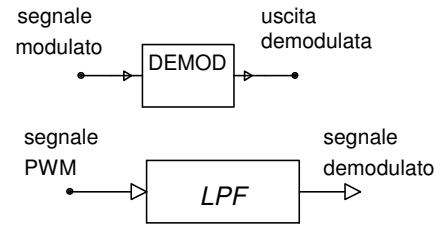


fig. 26 Demodulatore PWM

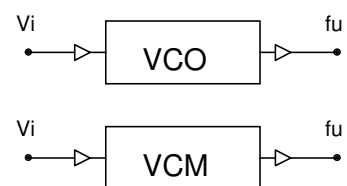


fig. 27 VCO/CVM

VCO con amplificatore OVA

Un esempio di VCO è quello presentato in fig. 28. Esso è costituito da un integratore realizzato con amplificatore operazionale (configurazione lineare), due comparatori senza isteresi C1 e C2, (configurazioni non lineari) un flip flop RS. Supponiamo che il condensatore C sia inizialmente scarico, che in ingresso al circuito venga applicata una tensione positiva e che l'uscita Q del bistabile RS si trovi a livello logico alto (Vcc); la tensione in uscita all'integratore sicuramente decresce con legge lineare (vedi fig. 29); si consideri che D1 risulta interdetto). In questa fase l'ingresso S si trova a livello logico basso (Vee) in quanto $V_{ni} < V_i$ e l'ingresso R si trova a livello logico basso per lo stesso motivo. Ad un certo punto la tensione presente in uscita all'integratore raggiunge il valore $-V_{ref}$; l'uscita del comparatore superiore C1 commuta a livello logico alto; l'uscita Q del bistabile commuta a livello logico basso, il diodo D1 viene polarizzato direttamente ed il condensatore C si scarica rapidamente essendo $R_2 \ll R_1$. La scarica porta il potenziale in uscita all'integratore sempre più vicino a 0V; quando tale valore viene raggiunto, il comparatore inferiore C2 commuta la sua uscita a livello logico alto (Vcc), l'uscita del bistabile passa a livello logico alto (Vcc) il diodo D1 si interdice ed il ciclo si ripete da capo.

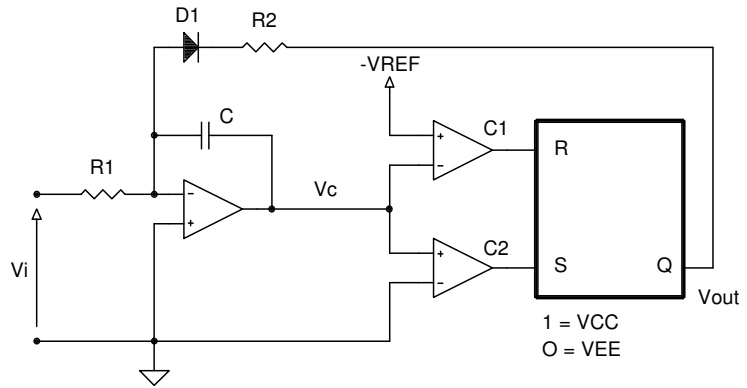


fig. 28 VCO con OVA

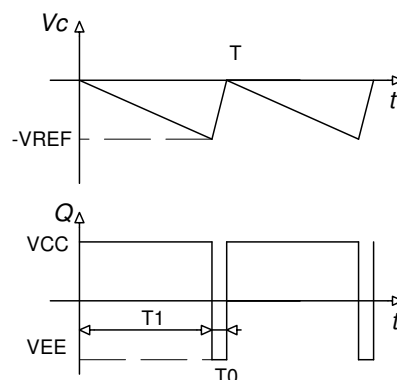


fig. 29 Andamento temporale di Vc e Vout

L'andamento della tensione in uscita al circuito integratore nell'intervallo di tempo in cui D1 risulta interdetto (uscita Q a livello logico alto Vcc) è data dall'espressione:

$$v_c(t) = -\frac{V_i}{R_1 C} t \quad 74$$

$$v_c(T_1) = -\frac{V_i}{R_1 C} T_1 = -V_{REF} \quad 75$$

$$T_1 = \frac{V_{REF}}{V_i} R_1 C \quad 76$$

L'andamento della tensione in uscita al circuito integratore nell'intervallo di tempo in cui D1 risulta conduttore (uscita Q a livello logico basso Vee=-Vcc) è dato dall'espressione:

$$v_c(t) = -\left(\frac{V_i}{R_1 C} - \frac{V_{CC}}{R_2 C}\right) t - V_{REF} \cong \frac{V_{CC}}{R_2 C} t - V_{REF} \quad 77$$

$$v_c(T_0) = 0 = \frac{V_{CC}}{R_2 C} T_0 - V_{REF} \quad 78$$

$$T_0 = \frac{V_{REF}}{V_{CC}} R_2 C \quad 79$$

$$T = T_1 + T_0 = \frac{V_{REF}}{V_i} R_1 C + \frac{V_{REF}}{V_{CC}} R_2 C = V_{REF} C \left(\frac{R_1}{V_i} + \frac{R_2}{V_{CC}} \right) \cong V_{REF} C \frac{R_1}{V_i} \quad 80$$

essendo come è noto $R_2 \ll R_1$. Dalla 80 si desume infine :

$$f = \frac{1}{T} \cong \frac{V_i}{V_{REF} C R_1} \quad 81$$

$$K_{VCO} = \frac{f_u}{V_i} = \frac{1}{V_{REF} C R_1} \quad 82$$

Amplificatore logaritmico

Il circuito di fig. 30 presenta uno schema di principio di un amplificatore logaritmico; esso comprende un amplificatore operazionale in configurazione lineare avente nel ramo di retroazione un dispositivo non lineare (diodo). La relazione $I=f(V)$ relativa ad un diodo, in condizioni di polarizzazione diretta, assume la forma:

$$I = I_0 \left(e^{\frac{qV}{KT}} - 1 \right) \cong I_0 \cdot e^{\frac{qV}{KT}} \quad 83$$

ove :

$$\begin{aligned} K &= \text{costante di Boltzmann } 1,38 \times 10^{-23} \text{ J}^\circ\text{K} \\ T &= \text{temperatura assoluta in } ^\circ\text{K} \text{ (} ^\circ\text{K} = ^\circ\text{C} + 273,15) \\ q &= \text{carica dell'elettrone } 1,602 \times 10^{-19} \text{ C} \end{aligned}$$

Con riferimento al circuito di fig. 30 si avrà:

$$I_D = I_0 \cdot e^{\frac{qV_u}{KT}} \quad 84$$

per le condizioni di equilibrio sulle correnti dovrà essere :

$$\frac{V_i}{R} + I_D = \frac{V_i}{R} + I_0 \cdot e^{\frac{qV_u}{KT}} = 0 \quad 85$$

$$e^{\frac{qV_u}{KT}} = \frac{-V_i}{R \cdot I_0} \rightarrow V_u = \frac{KT}{q} \ln \left(\frac{-V_i}{R \cdot I_0} \right) \quad 86$$

Il circuito di fig. 30 funziona esclusivamente con tensioni di ingresso $V_i < 0$ solo in tale situazione la tensione di uscita risulta essere positiva e consente al diodo D di essere polarizzato direttamente.

Il circuito di fig. 30 è solamente un circuito di principio per diversi motivi:

- 1) il campo di funzionamento logaritmico di un diodo è limitato
- 2) a correnti elevate entra in gioco la caduta di tensione ohmica sui terminali del diodo, a correnti basse la relazione (84) non più rigorosamente vera,
- 3) gli scostamenti dal modello (84) dipendono sensibilmente dal diodo impiegato.

Si ricorre perciò ad un circuito comprendente un transistor (fig. 31). Per esso valgono le seguenti relazioni:

$$I_C = \alpha_N \cdot I_{ES} \left(e^{\frac{qV_{BE}}{KT}} - 1 \right) \cong \alpha_N \cdot I_{ES} \cdot e^{\frac{qV_{BE}}{KT}} \quad 87$$

$$\frac{V_i}{R} = \alpha_N \cdot I_{ES} \cdot e^{\frac{qV_{BE}}{KT}} \quad 88$$

$$V_{BE} = \frac{KT}{q} \ln \left(\frac{V_i}{R \alpha_N I_{ES}} \right) = \frac{KT}{q} \ln \left(\frac{V_i}{R I_{ES}} \right) - \frac{KT}{q} \ln \alpha_N \quad 89$$

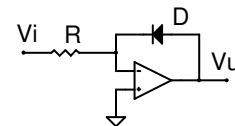


fig. 30 Amplificatore logaritmico

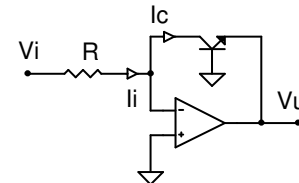


fig. 31 Amplificatore logaritmico a BJT

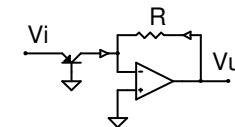


fig. 32 Amplificatore antilogaritmico

$$V_u = -V_{BE} = -\frac{KT}{q} \ln\left(\frac{V_I}{RI_{ES}}\right) + \frac{KT}{q} \ln \alpha_N \quad 90$$

Nella espressione (90) il secondo termine risulta essere trascurabile rispetto al primo termine che come si nota risulta dipendente dalla temperatura T per due motivi:

- 1) per la presenza della T nell'espressione KT/q
- 2) per la influenza della T sulla les (corrente di saturazione inversa).

Con opportune modifiche circuitali è possibile rendere indipendente dalla T il legame matematico ingresso uscita degli amplificatori logaritmici.

In fig. 32 è riportato lo schema di principio di un amplificatore antilogaritmico. Per tale circuito con semplici passaggi è facile dimostrare la seguente relazione analitica ingresso-uscita:

$$V_u = -R \cdot \alpha_N \cdot I_{ES} \cdot e^{\frac{qV_{EB}}{KT}} \quad 91$$

Gli amplificatori logaritmici ed antilogaritmici vengono impiegati per realizzare dispositivi in grado di effettuare operazioni matematiche quali il prodotto o il rapporto. Infatti è ben nota la proprietà che il logaritmo del prodotto $A \times B$ è uguale alla somma del logaritmo di A più il logaritmo di B perciò con due amplificatori logaritmici, un sommatore ed un amplificatore antilogaritmico è possibile realizzare un modulatore a prodotto (schema a blocchi di fig. 33). Per realizzare la divisione è sufficiente sostituire al sommatore un circuito differenziale come riportato nello schema a blocchi di fig. 34.

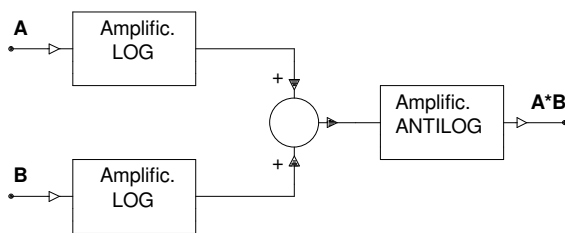


fig. 33 Schema a blocchi di un modulatore a prodotto

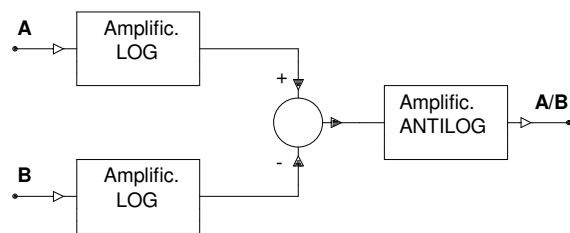


fig. 34 Schema a blocchi di un divisore aritmetico

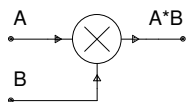


fig. 35 Modulatore a prodotto come blocco funzionale

Divisore ed estrattore di radice quadrata

In fig. 36 è rappresentato un circuito che realizza l'operazione di divisione fra il segnale applicato all'ingresso non invertente V1 e quello applicato all'ingresso del modulatore a prodotto V2. Infatti per le condizioni di linearità dell'OVA si ha:

$$V_{NI} = V_I \rightarrow V_1 = V_2 \cdot V_U \quad 92$$

da cui immediatamente:

$$V_U = \frac{V_1}{V_2} \quad 93$$

In fig. 37 è rappresentato un circuito che realizza l'operazione di estrazione di radice quadrata sul segnale applicato all'ingresso non invertente V1. Infatti per le condizioni di linearità dell'OVA si ha:

$$V_{NI} = V_I \rightarrow V_1 = V_U^2 \quad 94$$

da cui immediatamente:

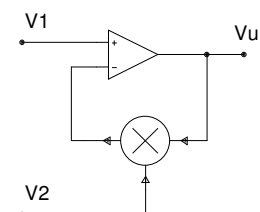


fig. 36 Divisore

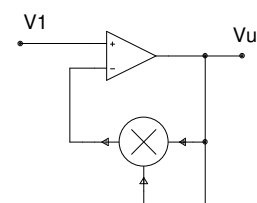


fig. 37 Estrattore di radice quadrata

$$V_U = \sqrt{V_1}$$

Circuiti raddrizzatori di precisione con OVA

In fig. 38 è riportato un esempio di rettificatore di precisione realizzato con amplificatori operazionali OVA e la relativa caratteristica di trasferimento. I vantaggi presentati da questo tipo di circuito sono i seguenti:

- 1) buona approssimazione del raddrizzatore ideale
- 2) possibilità di raddrizzare tensioni di valore molto basso

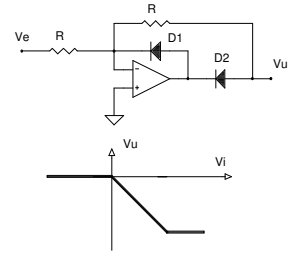


fig. 38 raddrizzatore di precisione ad una semionda

Il circuito funziona nel seguente modo: con Ve positiva, Vu assume valori negativi; D1 risulta interdetto mentre D2 conduce; pertanto il circuito assume un guadagno dato dall'espressione:

$$\frac{V_U}{V_e} = -\frac{R}{R} = -1$$

96

quando Ve assume valori negativi, Vu assume valori positivi, D1 risulta polarizzato direttamente, D2 è polarizzato inversamente e quindi risulta Vu=0. In sintesi :

$$\begin{aligned} V_E > 0 &\rightarrow V_U = -V_E \\ V_E < 0 &\rightarrow V_U = 0 \end{aligned} \quad 97$$

In fig. 39 è riportato un esempio di raddrizzatore di precisione a due semionde. Il primo stadio è un raddrizzatore ad una semionda del tipo esaminato in precedenza, il secondo stadio è uno stadio sommatore invertente pesato che realizza la funzione:

$$V_U = -(V_E + 2 \cdot V_{U1}) \quad 98$$

Tenendo conto della 97 la 98 diviene:

$$\begin{aligned} V_E > 0 &\rightarrow V_{U1} = -V_E \rightarrow V_U = V_E \\ V_E < 0 &\rightarrow V_{U1} = 0 \rightarrow V_U = -V_E \end{aligned} \quad 99$$

da cui deriva la relazione definitiva:

$$V_U = |V_E| \quad 100$$

che è la relazione tipica ingresso/uscita di un raddrizzatore a due semionde (funzione valore assoluto).

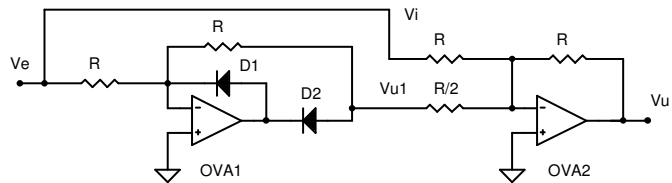


fig. 39 Raddrizzatore di precisione a due semionde

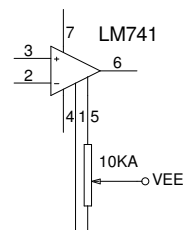


fig. 40 Circuito di correzione offset

Offset

Il modello matematico dell'amplificatore operazionale ideale non viene rispettato rigorosamente negli amplificatori operazionali reali per svariati motivi:

1) Offset o fuori zero: applicando ai due ingressi la stessa ddp si dovrebbe ottenere (vedi la 1) un segnale di uscita nullo Vu=0 ma ciò non accade in quanto esistono inevitabili differenze di carattere costruttivo fra i componenti del primo stadio differenziale queste ultime producono uno squilibrio elettrico circuitale che dà origine ad una ddp diversa da zero con ingresso nullo (Vd=0).

Il modello reale può essere perciò descritto dalla relazione:

$$V_u = A_{VOL}(V_{NI} - V_I) + V_{OFF} = A_{VOL}V_D + V_{OFF} \quad 101$$

Esistono vari metodi per compensare queste ddp indesiderate; il più comune è il metodo proposto dai costruttori degli OVA che prevede l'uso di un trimmer potenziometrico esterno connesso come indicato in fig. 40; attraverso tale circuito si creano squilibri di tipo elettrico di segno opposto a quelli che hanno prodotto la tensione di offset così da compensarla.

Slew -rate

Lo slew-rate esprime la massima velocità di variazione che può assumere la tensione di uscita in un operazionale:

$$SR = \left| \frac{dV_u}{dt} \right|_{MAX}$$

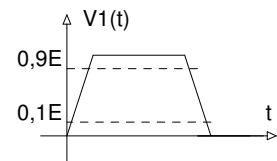
102

Lo slew-rate, essendo definito come un rapporto fra una variazione infinitesima di tensione e l'intervallo di tempo in cui tale variazione si presenta, viene misurato in Volt/sec (più comunemente Volt/ μ s). Ad esempio un amplificatore operazionale LM741 è caratterizzato da uno SR=0,5 V/ μ s, mentre un operazionale LF351 è caratterizzato da uno SR=13 V/ μ s.

Se la velocità di variazione di un segnale risulta inferiore allo slew-rate non abbiamo deformazione nella forma d'onda in uscita, ma se tale velocità eccede lo slew-rate, la V_u all'operazionale assume un andamento ad onda triangolare (carica di un C a corrente costante).

Può essere utile fare alcune considerazioni sulla derivata di alcuni fra i segnali che più comunemente possono interessare circuiti comprendenti amplificatori operazionali:

- onda sinusoidale di ampiezza E , frequenza f
- onda quadra reale (onda trapezoidale di ampiezza E e con fronti di salita e discesa lineari).



Consideriamo un segnale sinusoidale espresso dalla relazione:

$$V_u(t) = V_M \sin(\omega t) \quad 103$$

calcoliamo la sua derivata nel tempo:

$$\frac{dV_u}{dt} = \omega V_M \cos(\omega t) \quad 104$$

il valore massimo della derivata si verifica quando la funzione coseno assume valore 1 pertanto si ha:

$$\left| \frac{dV_u}{dt} \right|_{MAX} = \omega V_M = 2\pi f \cdot V_M \quad 105$$

si osservi che il valore massimo della derivata di V_u dipende dal valore massimo di V_u e dalla frequenza del segnale V_u ; ne risulta quindi che per contenere la velocità di variazione della V_u entro i limiti consentiti dallo slew-rate dell'operazionale si dovrà agire o su f o su V_M

- Consideriamo un'onda quadra di ampiezza massima E e tempo di salita t_r (a fronti di salita e discesa lineari).

Se calcoliamo la derivata di questo segnale sul fronte di salita otteniamo:

$$\frac{dV_u}{dt} = \frac{\Delta V_u}{\Delta t} = 0,8 \frac{V_M}{t_r} \rightarrow \left| \frac{dV_u}{dt} \right|_{MAX} = 0,8 \frac{V_M}{t_r} \quad 106$$

Se calcoliamo la derivata di questo segnale sul fronte di discesa otteniamo:

$$\frac{dV_u}{dt} = \frac{\Delta V_u}{\Delta t} = -0,8 \frac{V_M}{t_f} \rightarrow \left| \frac{dV_u}{dt} \right|_{MAX} = 0,8 \frac{V_M}{t_f} \quad 107$$

si osservi che il valore massimo della derivata di V_u dipende dal valore massimo di V_u e dal minore fra i tempi di salita t_r e discesa t_f ; ne risulta quindi che per contenere la velocità di variazione della V_u entro i limiti consentiti dallo slew-rate dell'operazionale si dovrà agire o su V_M o sui tempi t_r o t_f .

Bibliografia :

Cuniberti Editore	Elettronica 2 e 3 vol	Petrini
A.Franchi-B.Spataro	Amplificatori Operazionali	Sovrana Editrice
National Semiconductors	Linear Application Handbook	1986
Analog Devices	Nonlinear Circuits Handbook	1974