

*Istituto Professionale di Stato per l'Industria e l'Artigianato
MORETTO
Via Luigi Apollonio, 21 BRESCIA*

***TEORIA, CARATTERISTICHE E
APPLICAZIONI
DEL TRANSISTOR
UNIGIUNZIONE
PROGRAMMABILE (PUT)***

a cura di Cristian Zagni della classe 5EI

Brescia giugno 1993

INTRODUZIONE

Il transistor unigiunzione programmabile (PUT) e' un dispositivo a quattro zone di semiconduttore drogato simile a un SCR ma dotato di gate anodico anziche' di gate catodico. E' solitamente usato nei circuiti dove si utilizza il transistor unigiunzione (UJT). Le caratteristiche di entrambi i dispositivi sono simili, ma la tensione di trigger del PUT e' programmabile puo' essere settata per mezzo di un partitore di tensione esterno. Il PUT e' piu' veloce e piu' sensibile rispetto all' UJT. Esso trova limitate applicazioni come elemento di controllo di fase ed e' molto spesso utilizzato in circuiti temporizzatori di lunga durata. In generale, il PUT e' molto versatile ed economico rispetto all' UJT e puo' sostituirlo in molte applicazioni.

FUNZIONAMENTO DEL PUT

Il PUT possiede tre terminali, un anodo (A), un gate (G), e un catodo (K). Il simbolo e il circuito equivalente a transistor e' mostrato nella FIG.1. Come si puo' vedere dal circuito equivalente, il dispositivo e' praticamente un SCR con gate anodico. Questo significa che se il gate e' reso negativo rispetto all' anodo, il dispositivo passa dallo stato di interdizione a quello di conduzione.

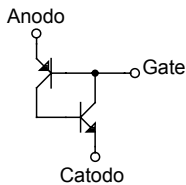


FIG.1b CIRCUITO EQUIVALENTE A TRANSISTOR DI UN PUT

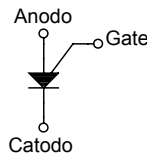


FIG.1a SIMBOLO DEL PUT

Dato che il PUT e' normalmente usato come transistor unigiunzione (UJT), la terminologia dell'UJT e' usata per descrivere i suoi parametri. Per far funzionare come un UJT questo dispositivo, deve essere applicata una tensione di riferimento esterna al terminale di gate.

Un tipico circuito oscillatore a rilassamento e' mostrato nella FIG.2a. Il partitore di tensione mostrato e' un modo per ottenere il riferimento di gate. In questo circuito la curva caratteristica anodo-catodo e' mostrata in FIG.2b I punti di picco e di valle sono i punti di funzionamento stabile e sono posizionati alle estremita' della regione a resistenza differenziale negativa. La tensione di picco (V_p) e' essenzialmente quella di riferimento di gate esterno, a meno della caduta di tensione sulla giunzione G-A. Dato che il riferimento del circuito non e' dipendente dal dispositivo, e' variabile e quindi V_p e' programmabile. Questa caratteristica e' la differenza più significativa tra l' UJT e il PUT.

Per caratterizzare il PUT, e' conveniente parlare del circuito equivalente di Thevenin per la tensione esterna di gate (V_s) e la resistenza equivalente di gate (R_g). I parametri sono definiti in funzione delle resistenze del partitore (R_1 e R_2) e della tensione di alimentazione.

$$V_s = \frac{V_1 \cdot R_2}{R_1 + R_2}$$

$$R_g = \frac{R_1 \cdot R_2}{R_1 + R_2}$$

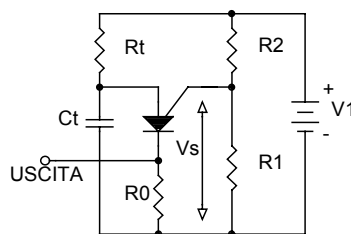


FIG.2a TIPICO CIRCUITO OSCILLATORE

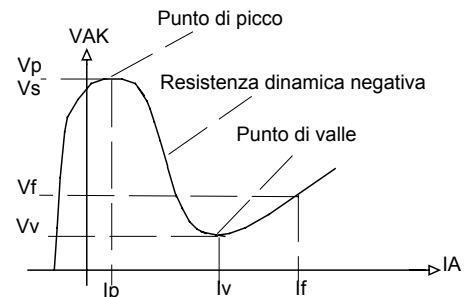


FIG.2b CARATTERISTICA STATICA

TABELLA 1

SIMBOLO	CIRCUITO TEST IN FIGURA:	CONDIZIONI DEL TEST	MPU 131	MPU 132	MPU 133	UNITA'DI MISURA
Ip	3	RG=1M OHM RG=10KOHM	1.25	0.19	0.08	uA
			4.00	1.20	0.70	uA
Iv	3	RG=1MOHM RG=10KOHM	18.0	18.0	18.0	uA
			270	270	270	uA
VAG		VEDI FIG.4				
IGA0		VS=40V	VEDI FIG.5			
IGKS		VS=40v	5.0	5.0	5.0	nA
VF	TRACCIATORE DI CURVE	IF=50mA	0.8	0.8	0.8	V
V0	6		16	16	16	V
tr	7		40	40	40	ns

I parametri principali del dispositivo sono sensibili alle variazioni di Vs e Rg. Per esempio, decrementando Rg si causa l' incremento delle correnti di picco e di valle. Questo e' facile da comprendere dato che Rg cortocircuita il dispositivo fra G e K causando quindi un abbassamento della sensibilita'.

CARATTERISTICHE DEL PUT

La TABELLA 1 e' un elenco delle caratteristiche tipiche del PUT motorola MPU131 (contenitore plastico) e il 231 (contenitore metallico). I circuiti e le condizioni di test illustrate sono essenzialmente le stesse usate per i data sheet. I dati qui' presentati definiscono la curva statica mostrata in FIG.2 con un riferimento di gate di 10 V e con vari valori di Rg. Inoltre sono anche indicate le correnti inverse di perdita e le caratteristiche dell' impulso di uscita. I valori forniti sono misurati a 25°C tranne diversa indicazione. I seguenti paragrafi definiscono questi parametri e indicano come sono stati misurati e come devono essere usati in fase di progettazione.

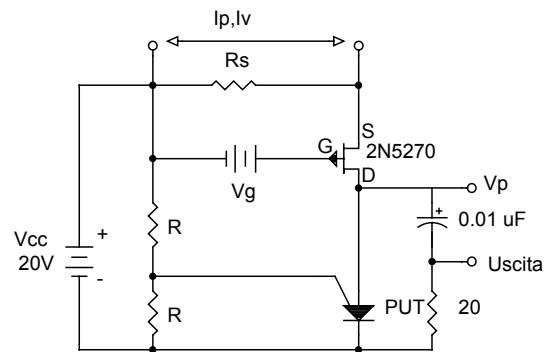
CORRENTE DI PICCO (I_p)

La corrente di picco e' indicata graficamente nella curva statica di FIG.2b. La corrente inversa anodica circola quando la tensione dell' anodo e' piu' bassa rispetto alla tensione di gate (Vs) per le dispersioni tra il circuito di polarizzazione e il circuito di carica del condensatore. Quando la corrente I e' inferiore a Ip, il dispositivo e' nello stato di interdizione. Con una corrente maggiore rispetto alla Ip, il dispositivo passa attraverso la regione a resistenza differenziale negativa giunge nello stato di conduzione.

La corrente di carica del condensatore Ct che percorre la resistenza Rt deve essere piu' grande rispetto a Ip alla tensione Vp per assicurare che il dispositivo commuti dallo stato di interdizione a quello di conduzione in un circuito oscillatore. Per questa ragione, il massimo valore di Ip e' riportato sui data sheet. Questo valore e' dipendente da Vs, dalla temperatura, e da Rg. Le curve tipiche del data sheet indicano questa dipendenza e devono essere consultate nella maggior parte delle applicazioni.

Il circuito di test di FIG.3 e' un oscillatore a dente di sega che utilizza un condensatore di temporizzazione di $0,01\mu\text{F}$, una tensione di alimentazione di 20V , una corrente di carica variabile e due resistenze di polarizzazione uguali (R).

Le due resistenze di polarizzazione sono state scelte in modo da ottenere una resistenza equivalente (R_g) di $1\text{M}\Omega$ e da $10\text{K}\Omega$. La corrente di picco viene misurata con il dispositivo in stato di interdizione proprio prima che inizi l'oscillazione. Il transistor a effetto di campo 2N5270 e' usato come generatore di corrente. Una tensione di alimentazione variabile sul GATE viene usata per controllare questa corrente.



$R=2R_g$ $V_s=10\text{V}$
 FIG.3 CIRCUITO TEST PER MISURARE
 I_p, V_p e I_v DEL PUT

CORRENTE DI VALLE (I_v)

Il punto di valle e' indicato graficamente in FIG2b. Con correnti leggermente inferiori a I_v , il dispositivo e' nella zona a resistenza differenziale negativa: instabile. Alla corrente I_v la VAK e' minima, con correnti maggiori di I_v il dispositivo si porta definitivamente nello stato di conduzione. Quando il dispositivo e' usato da oscillatore, la corrente di carica ossia la corrente che attraversa la resistenza di temporizzazione, deve essere portata al di sotto di I_v , alla tensione di valle (V_v). Per questa ragione nel data sheet sono riportati i valori minimi della I_v con una $R_g=10\text{K}\Omega$. Con $R_g=1\text{M}\Omega$ un valore ragionevolmente basso potrebbe essere $2\mu\text{A}$ per tutti i dispositivi.

Quando il dispositivo e' usato come un SCR in modo on-off la corrente anodica deve essere superiore alla I_v . I valori massimi della I_v riportati sono riferiti ad una $R_g=1\text{M}\Omega$ Per tutti i dispositivi con una $R_g=10\text{K}\Omega$ un valore ragionevolmente alto di I_v e' $400\mu\text{A}$.

CORRENTE DI MANTENIMENTO E DI LATCHING ($I_L \div I_h$)

Usando il circuito di test di FIG.3, si e' fatto un tentativo di differenziare la corrente di Latching (I_L) dalla corrente di mantenimento (I_h) e dalla corrente di valle. Con il dispositivo in conduzione, riducendo la corrente anodica si causa la riduzione della tensione VAK fino al valore minimo nel punto di valle. Il dispositivo rimane in conduzione fino al raggiungimento della corrente di mantenimento (I_h). La corrente di mantenimento e' misurata nel momento in cui in uscita (FIG.3) si passa dall' assenza di segnale alla presenza di un segnale oscillante. La corrente di Latching e' generalmente piu' alta rispetto alla I_h ed e' misurata incrementando la corrente finche' il dispositivo oscilla, prendendo il valore di corrente quando l'oscillazione cessa. Con il PUT, non sono misurabili differenze tra questi parametri. Questo non e' necessariamente vero per i transistor unigiunzione.

La corrente di valle varia con i parametri circuitali e la temperatura allo stesso modo di I_p . Le curve tipiche dei Data Sheet identificano questa dipendenza e sono frequentemente usate per ottenere approssimate variazioni di I_v .

TENSIONE DI PICCO (V_p)

La caratteristica principale del PUT e' quella di avere una tensione di picco che puo' essere determinata dall' esterno. Questa caratteristica programmabile permette al dispositivo di essere utilizzato in oscillatori controllati in tensione e applicazioni similari. La tensione di picco e' cosi' approssimabile:

$$V_p \cong V_T + V_S$$

dove V_S e' la tensione a vuoto fornita dal partitore e V_T e' la tensione di offset. La tensione di offset sara' sempre maggiore rispetto alla tensione anodo-gate V_{AG} perche' I_p esce dal gate appena prima della commutazione. Quindi:

$$V_T = V_{AG} + I_p \cdot R_G$$

Una variazione di R_g provoca una variazione di V_{ag} e di $I_p R_g$ ma in senso opposto. Infatti: se R_g cresce, I_p decresce e fa diminuire V_{AG} . Inoltre: dato che I_p non decresce tanto velocemente quanto R_g cresce, il prodotto $I_p R_g$ crescerà e quindi la V_T crescerà anch'essa. Questo secondo effetto e' difficile da giustificare e misurare. Ponendo $V_t=0.5V$, in prima approssimazione i risultati sono sufficientemente precisi per la maggior parte delle applicazioni. La tensione di picco viene misurata per mezzo del circuito di FIG.3 con un oscilloscopio che presenti $10M\Omega$ di impedenza d' ingresso in parallelo al PUT. Per misurare questo parametro e' stato usato un oscilloscopio Tektronix.

TENSIONE DIRETTA ANODO-GATE (V_{AG})

La caduta di tensione diretta anodo-gate influenza la tensione di picco come già detto in precedenza. La caduta di tensione e' essenzialmente la stessa che si verifica su un diodo al silicio per piccoli segnali (FIG4). La tensione decresce se la corrente decresce, e la variazione di tensione con la temperatura e' maggiore alle basse correnti. A $10nA$ il coefficiente di temperatura e' circa di $-2mV/^\circ C$ e si abbassa a circa $-1,6mV/^\circ C$ a $10mA$. queste informazioni sono utili nelle applicazioni dove e' auspicabile compensare l' effetto termico sulla giunzione A-G.

CORRENTE DI PERDITA GATE-CATODO (I_{GKS})

La corrente di dispersione gate-catodo e' la corrente che circola attraverso il gate verso il catodo con l' anodo cortocircuitato sul catodo. E' praticamente la somma delle correnti di perdita dei circuiti aperti gate-anodo e gate-catodo. La perdita di cortocircuito rappresenta la corrente che e' assorbita dal gate.

FIGURA 4

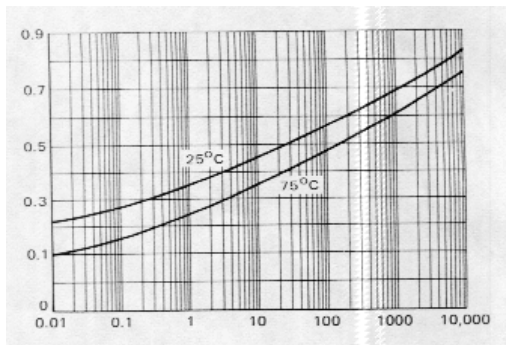
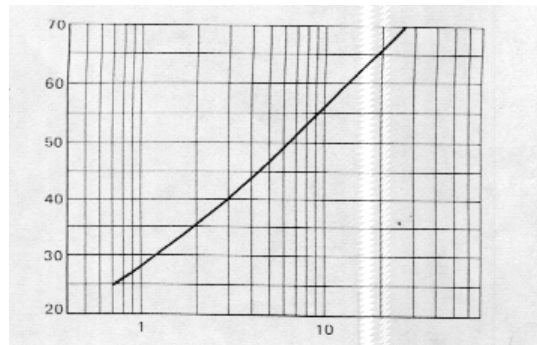


FIGURA 5



CORRENTE DI DISPERSIONE GATE-ANODO (I_{GA0})

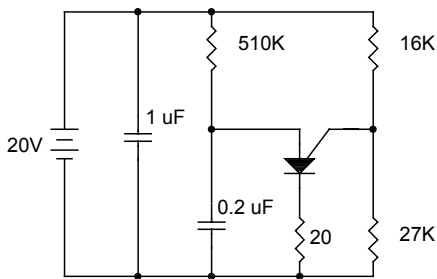
La corrente di dispersione gate-anodo e' la corrente che circola dal gate verso l'anodo con il catodo aperto. Essa e' importante per i temporizzatori a lunga durata dato che si aggiunge alla corrente di carica che giunge al condensatore di temporizzazione. Il valore tipico della corrente di perdita misurata a 40V e' mostrata in FIG.5. La perdita a 25°C e' approssimativamente di 1nA e la corrente si raddoppia ogni 10°C di aumento di temperatura.

TENSIONE DIRETTA (V_F)

La tensione diretta (V_f) e' la caduta di tensione tra l' anodo e il catodo quando il dispositivo e' polarizzato direttamente. Essa e' la somma di una tensione di offset e la caduta sull' impedenza dinamica interna, entrambe tendono a ridurre l' ampiezza dell' impulso d' uscita(vedi FIG.6). La curva tipica dei data sheet indica che questa impedenza e' al di sotto di 1Ω per correnti dirette fino a 2A. Questo e' essenzialmente un ordine di grandezza migliore rispetto a quello dell' UJT che e' circa di 20Ω.

TENSIONE DI PICCO D' USCITA (V_0)

FIG.6 CIRCUITO TEST PER MISURARE LA TENSIONE D'USCITA DEL PUT



La tensione di picco non e' solo una funzione della V_p , della V_f e dell' impedenza dinamica , ma e' anche condizionata dalla velocita' di commutazione. Questo e' particolarmente vero quando vengono usati piccoli condensatori di temporizzazione (minori di 0,01μF) che perdono parte della carica durante la fase d' innesco. L'uso di un condensatore relativamente grosso (0,2μF) nel circuito di test della FIG.6 tende a minimizzare questo ultimo effetto. La tensione d' uscita e' misurata ponendo un oscilloscopio in parallelo alla resistenza di 20Ω posta in serie al catodo.

TEMPO DI SALITA

Il tempo di salita e' un parametro utile in circuiti impulsivi ad accoppiamento capacitivo. Puo' essere usato per prevedere la quantita' di corrente che circolera' in questi circuiti. Il tempo di salita e' specificato utilizzando un oscilloscopio in tempo reale e misurando tra il 10%VCC e il 90%VCC sul fronte di salita dell' impulso d' uscita. Anche i piu' veloci oscilloscopi (100 MHz) degradano questa misurazione e la lettura deve essere quindi corretta con un calcolo. E' preferibile usare un condensatore di 1000 pF ed un oscilloscopio a campionamento come mostrato in FIG.7 Il valore tipico del tempo di salita (40 ns) e' significativamente migliore rispetto a quello dell'UJT che si aggira intorno ai 100 ns.

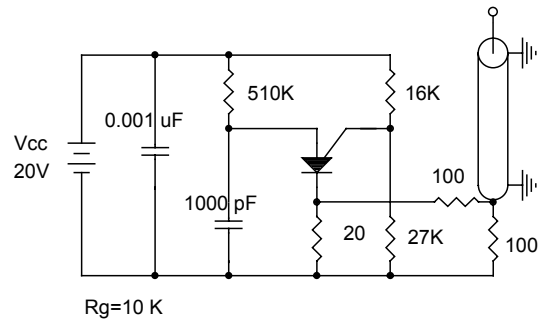


FIG.7 CIRCUITO TEST PER IL PUT

FREQUENZA MINIMA E MASSIMA

Conoscendo i parametri precedentemente elencati, e' possibile stabilire i valori minimo e massimo della resistenza di temporizzazione che garantiscono l'oscillazione. Il circuito qui' menzionato e' un oscillatore a rilassamento R.C. Per ottenere la frequenza massima e' preferibile usare un basso valore di capacita' (1000 pF) e selezionare il dispositivo e le caratteristiche di polarizzazione per ottenere un alto valore di I_V .

E' possibile usare la capacita' parassita ma i risultati sono imprevedibili. Il valore minimo della resistenza di temporizzazione si ottiene con la seguente formula empirica:

$$R_{MIN} = 2 \cdot \frac{(V_{CC} - V_V)}{I_V}$$

dove la tensione di valle (V_V) e' spesso irrilevante.

Per ottenere la minima frequenza e' preferibile usare un alto valore di capacita' (10 μ F) e selezionare il dispositivo e i criteri di polarizzazione per ottenere una bassa I_p . E' importante che la corrente di dispersione del condensatore sia abbastanza bassa. In queste applicazioni vengono spesso utilizzati dielettrici quali polidistirolo e vetro.

La resistenza massima di temporizzazione e' data dalla formula :

$$R_{MAX} = \frac{(V_{CC} - V_P)}{2 \cdot I_P}$$

In un circuito con una capacita' di temporizzazione di valore fisso il, piu' sensibile, PUT MPU133/233, offre la piu' larga banda di frequenze di oscillazione che si possa ottenere. Tenendo conto delle variazioni di capacita' e di polarizzazione, approssimativamente, la banda di frequenze del PUT e' compresa fra 0,003 Hz a 2,5 KHz.

COMPENSAZIONE DELLA TEMPERATURA

Il PUT con la sua rete di polarizzazione esterna presenta una piccola variazione di frequenze dovuta alla temperatura. L'oscillatore non compensato di FIG.8 e' stato testato a varie frequenze cambiando la resistenza di temporizzazione R_t . Alle frequenze di 100, 200, 1000 e 2000 Hz la temperatura ambiente e' stata incrementata da 25°C a 60°C.

Alle basse frequenze il coefficiente negativo di temperatura di V_{ag} predomina e causa un aumento del 2% della frequenza. A 10KHz la variazione di frequenza rimane entro l' 1% con la stessa

variazione di temperatura. Il fenomeno del tempo di immagazzinamento che causa l' aumento della durata dell' impulso d' uscita e' provocato dall' aumento della temperatura. Dato che il parametro non e' stato caratterizzato e' ovvio che la compensazione della temperatura e' piu' pratica con oscillatori di bassa frequenza. Vari metodi di compensazione sono mostrati nella FIG9 Nella combinazione a basso costo diodo-resistenza della FIG9a, la corrente del diodo e' mantenuta piccola per causare l' incremento del suo coefficiente di temperatura. Nella FIG9b la corrente di polarizzazione nei due diodi deve essere abbastanza grande in modo che il coefficiente totale di temperatura compensi la VAG. Utilizzando un transistor (vedi FIG9c) la compensazione e' piu' curata poiche' il coefficiente di temperatura puo' essere variato indipendentemente dalla corrente di polarizzazione.

FIG.8 OSCILLATORE NON COMPENSATO

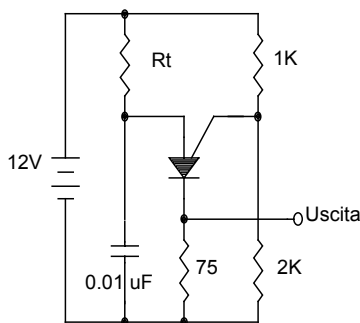
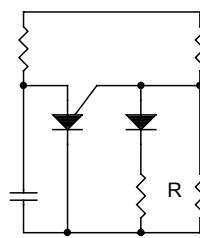


FIG.9 TECNICHE DI COMPENSAZIONE DELLA TEMPERATURA

FIG.9a RESISTENZA DIODO



$$100K < R < 1M$$

FIG.9b DUE DIODI

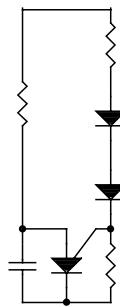
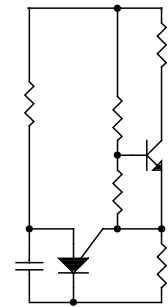


FIG.9c TRANSISTOR



CARATTERISTICHE DI UN UJT

Le caratteristiche tipiche di un UJT sono mostrate in tavola II. I circuiti di test sono mostrati nelle FIG 11, 12 e 13 e i parametri misurati sono essenzialmente una copia di quelli del PUT mostrati in tavola I. La nota applicativa AN-293 riporta la teoria base dei dispositivi UJT. L'UJT non e' sensibile come il PUT ed e' un dispositivo piu' lento.

La sua caduta di tensione diretta e' maggiore e il rapporto intrinseco con dispositivo in interdizione e' fisso. Un vantaggio dell' UJT e' quello di possedere una banda di frequenze considerevolmente piu' ampia (circa 100 volte), mentre il PUT non consente una banda cosi' ampia. Questa differenza e' dovuta principalmente alla I_v .

FIG.13 CIRCUITO DI TEST DEL TEMPO DI SALITA DI UN UJT

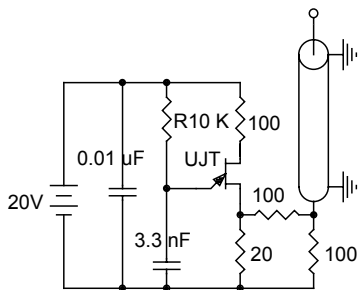


FIG.12 CIRCUITO DI TEST PER MISURARE V_0 E V_P DI UN UJT

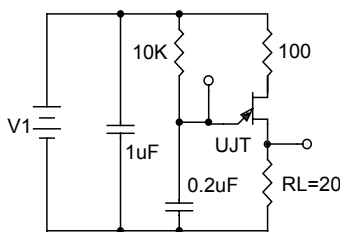


FIG.11 CIRCUITO DI TEST PER MISURARE I_p, I_v, I_I DI UN UJT

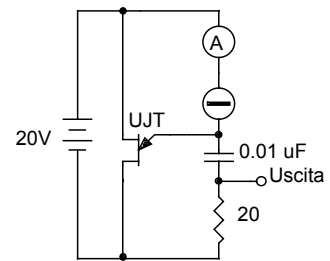


TABELLA 2

SIMBOLO	CIRCUITO TEST IN FIGURA:	CONDIZIONI DEL TEST	2N4870	2N4871	UNITA'DI MISURA
IP	11		1.0	1.0	uA
IV	11		5.0	7.0	uA
VP	12	V1=10V	6.6	8.0	V
IEB20		V=30V	VEDI FIG10		
VEB1(sat)	TRACCIATORE DI CURVE	IE=50mA V1=20V	2.5	2.5	V
V0B1	12	V1=20V	6.0	8.0	V
tr	13		110	110	ns
RBB	TRACCIATORE DI CURVE	V=3V	6.0	6.0	KOHM

CIRCUITI TIPICI

I seguenti circuiti indicano alcuni modi d' impiego del PUT. I circuiti non sono ottimizzati anche se vengono riportate le caratteristiche dei singoli circuiti. Il progettista puo' selezionare particolari valori del rapporto intrinseco e una particolare resistenza di gate Rg che gli permette di stabilire i minimi e i massimi valori della corrente di picco e di valle. Questo rende il PUT molto versatile e di facile applicazione nei circuiti elettrici.

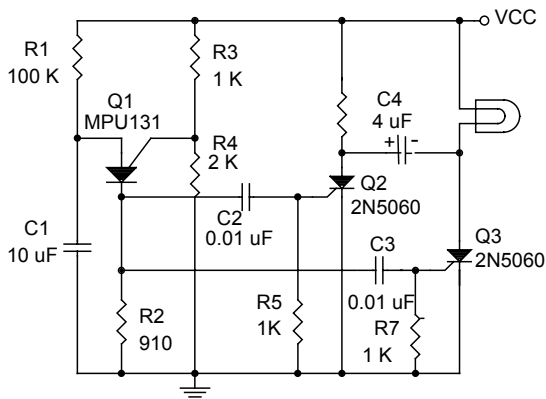


FIG.14 LAMPEGGIATORE FLASH A BASSA TENSIONE

LAMPEGGIATORE A BASSA TENSIONE

Un vantaggio del PUT rispetto ai convenzionali transistor unigiunzione e' che il PUT opera molto bene per basse tensioni di alimentazione. Questo e' possibile anche a bassa tensione diretta del PUT (1,5V per l'MPU131-33) mentre l' UJT ha bisogno di una tensione di saturazione massima di 3V per il 2N5431.

Un circuito che utilizza il PUT in una applicazione a bassa tensione e' mostrato in FIG14, dove e' utilizzata una tensione di alimentazione di 3V. Il circuito pilota una lampada-flash a bassa tensione ed e' composto da un oscillatore a rilassamento

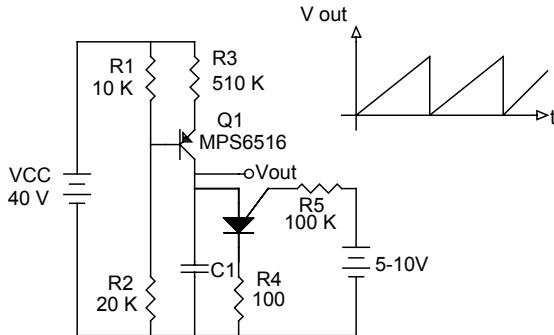
(Q1) e da un flip flop a SCR (Q2 e Q3). Con la tensione di alimentazione applicata al circuito il condensatore di temporizzazione si carica fino al punto di innesco del PUT (2V piu' la caduta di tensione sul diodo). L' uscita del PUT e' accoppiata attraverso due condensatori da 0,001 μ F al gate di Q2 e Q3. Per essere piu' chiari poniamo Q3 in conduzione e C4 caricato con la polarita' mostrata in figura. L' impulso successivo proveniente dall'oscillatore a PUT manda in conduzione Q2. Cio' fa si che la tensione su C4 venga posta in parallelo a Q3 polarizzandolo inversamente. Questa tensione inversa provoca l' interdizione di Q3. Dopo la scarica, C4, si carica con una tensione inversa rispetto a quella mostrata. Il successivo impulso proveniente da Q1 manda in conduzione Q3 e interdice Q2. Notare che C4 e' un condensatore non polarizzato.

I valori dei componenti sono riportati sul circuito ,la lampada resta accesa per circa 1/2 secondo e spenta per lo stesso tempo.

GENERATORE DI RAMPA CONTROLLATO IN TENSIONE

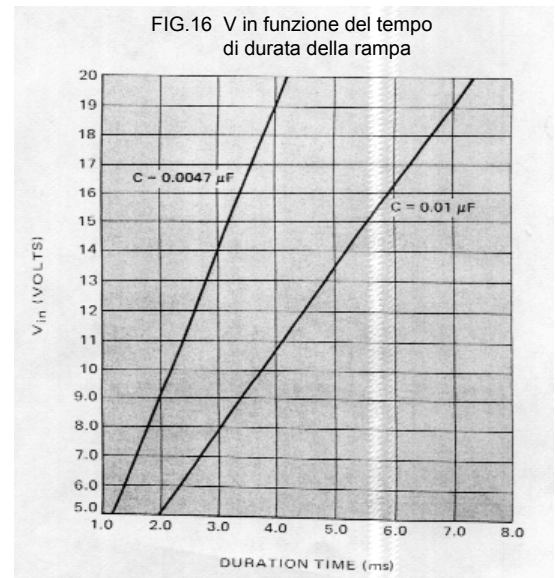
Il PUT puo' essere usato come generatore di rampa controllato in tensione VCRG come mostrato in FIG15. Il generatore di corrente, formata da Q1 unitamente al condensatore C1 stabilisce la durata della rampa. Variando la tensione continua positiva sul gate, cambia la tensione di picco del PUT e quindi anche la durata della rampa, crescendo la tensione di alimentazione cresce la tensione di picco che causa l'incremento del periodo della rampa. In FIG16 e' mostrato un grafico tensione-durata della rampa con un condensatore di temporizzazione da 0,0047µF e con uno da 0,001µF. Il grafico indica che e' possibile avere una variazione del periodo di 3ms e 5,4ms rispettivamente per condensatori da 0,047µF e 0,01µF, se la tensione di controllo viene variata da 5 a 20 volt.

FIG.15 GENERATORE DI RAMPA CONTROLLATO IN TENSIONE



Il generatore di corrente, formata da Q1 unitamente al condensatore C1 stabilisce la durata della rampa. Variando la tensione continua positiva sul gate, cambia la tensione di picco del PUT e quindi anche la durata della rampa, crescendo la tensione di alimentazione cresce la tensione di picco che causa l'incremento del periodo della rampa. In FIG16 e' mostrato un grafico tensione-durata della rampa con un condensatore di temporizzazione da 0,0047µF e con uno da 0,001µF. Il grafico indica che e' possibile avere una variazione del periodo di 3ms e 5,4ms rispettivamente per condensatori da 0,047µF e 0,01µF, se la tensione di controllo viene variata da 5 a 20 volt.

FIG.16 V in funzione del tempo di durata della rampa



DIVISORE A BASSA FREQUENZA

Il circuito mostrato in FIG17 e' un divisore di frequenza in cui il rapporto tra le capacita' C1 e C2 determina il coefficiente di divisione. Con un impulso positivo applicato alla base di Q1, ponendo C1=C2 entrambi scarichi, quando Q1 s'interdice C1 e C2 si caricano a 10V ciascuno attraverso R3. Al successivo impulso sulla base di Q1, C1 si scarica nuovamente, mentre C2 rimane carico a 10V. Mentre Q1 si interdice C1 e C2 si caricano nuovamente. Nello stesso tempo C2 si carica alla tensione di picco del PUT facendolo innescare. Questo scarica il condensatore C2 e permette al condensatore C1 di caricarsi alla tensione di alimentazione. Non appena C2 e' scarico e C1 e' carico, il PUT si interdice. Il ciclo successivo inizia con un altro impulso positivo in base a Q1 che fa scaricare ancora C1. La frequenza di ingresso e di uscita puo' essere approssimata con la seguente equazione:

$$f_{IN} \cong \frac{(C_1 + C_2)}{C_1} f_{OUT}$$

Il coefficiente di divisione puo' essere cambiato utilizzando l' aspetto programmabile del PUT e cambiando la tensione sul gate utilizzando il rapporto :

$$\frac{R_6}{(R_6 + R_5)}$$

Decrementando questo rapporto con i valori di C1 e C2 fissati, diminuisce il coefficiente di divisione, e incrementando il rapporto cresce il coefficiente di divisione. Il circuito lavora molto bene ed e' piuttosto insensibile all' ampiezza, alla durata, al tempo di salita e di discesa dei segnali d'

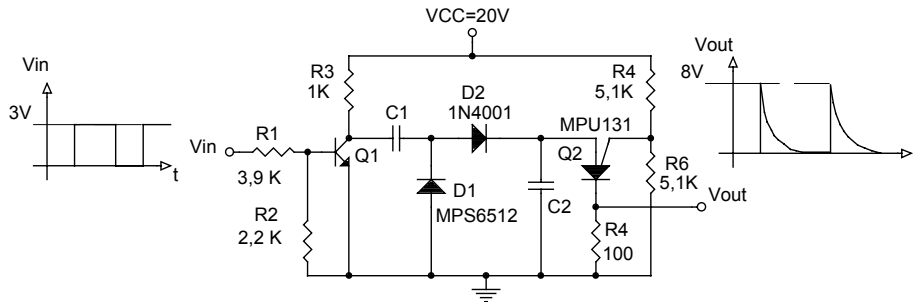


FIG.17 DIVISORE A BASSA FREQUENZA

ingresso.

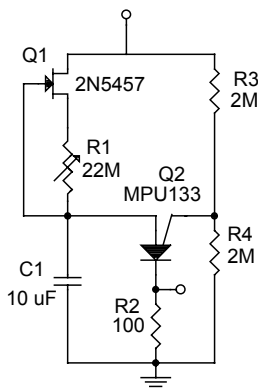


FIG18 TIMER DI LUNGA DURATA (20 MIN)

TEMPORIZZATORE DI LUNGA DURATA

Un circuito temporizzatore a lunga durata che puo' provvedere a un tempo di ritardo di 20 minuti e' mostrato in FIG18. Il circuito e' un oscillatore a rilassamento standard con una sorgente di corrente a FET dove R1 e' usata per provvedere alla polarizzazione inversa gate-source del JFET. Questa interdice il JFET ed incrementa il tempo di carica di C1 che dovrebbe essere un condensatore a basse perdite come ad esempio quello a polistirolo.

La resistenza di source puo' essere calcolata utilizzando le seguenti equazioni:

$$V_{GS} = V_P \cdot \left(1 - \sqrt{\frac{I_0}{I_{DSS}}}\right) \quad R_1 = \frac{V_{GS}}{I_0}$$

dove I_0 e' la corrente erogata dal generatore di corrente, V_p e' la tensione di pinch off, I_{DSS} e' la corrente drain-source con il gate cortocircuitato sul source. Il tempo necessario per caricare C1 alla tensione di picco di Q2 e' data approssimativamente dall'equazione:

$$T = \frac{C \cdot \Delta V}{I}$$

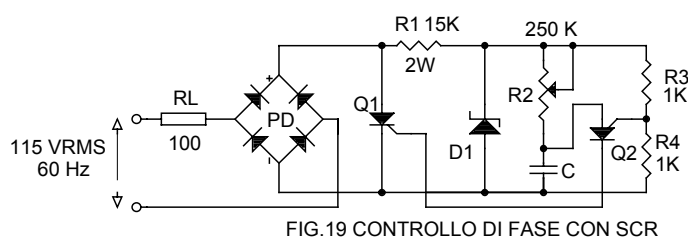
dove T e' il tempo espresso in secondi, C e' la capacita' in μF , ΔV e' la variazione della tensione sul condensatore C1 e I e' la corrente costante usata per caricare C1.

Il tempo massimo di ritardo e' limitato dalla corrente di picco I_p necessaria per fare innescare Q2. Per correnti di carica inferiori a I_p , non c'e' sufficiente corrente per far innescare Q2, causando un blocco nel funzionamento del circuito.

Il PUT lavora meglio rispetto ad un transistor unigiunzione in un temporizzatore a lunga durata perche' ha una corrente di picco piu' bassa. Un altro motivo per il quale il PUT e' migliore, e' l'aspetto programmabile dello stesso, I_p puo' essere resa molto bassa ponendo R_G (il parallelo tra R_3 e R_4) molto grande ($1\text{ M}\ \Omega$) come e' mostrato in FIG.18.

CONTROLLO DI FASE

La figura 19 mostra un circuito nel quale e' utilizzato un PUT per un controllo di fase ad un SCR. L'oscillatore a rilassamento formato da Q2 provvede a controllare la conduzione di Q1 da 1 a 7,8 ms corrispondenti all'intervallo 21,6 gradi 168,5 gradi. Questo costituisce un controllo di oltre il 97% della potenza disponibile per il carico. E' sufficiente un SCR per provvedere ad un controllo di fase di entrambe le semionde della sinusoide, mettendo l' SCR in parallelo al ponte di Graetz composto dai diodi D1, D2, D3 e D4.



CARICA

BATTERIE

FIG.19 CONTROLLO DI FASE CON SCR

Un piccolo circuito mostrato in FIG.20 che fornira' una corrente di carica media di circa 8A a 12V. Il circuito di carica ha un ulteriore vantaggio, quello di non danneggiarsi neanche se la batteria viene collegata in maniera errata.

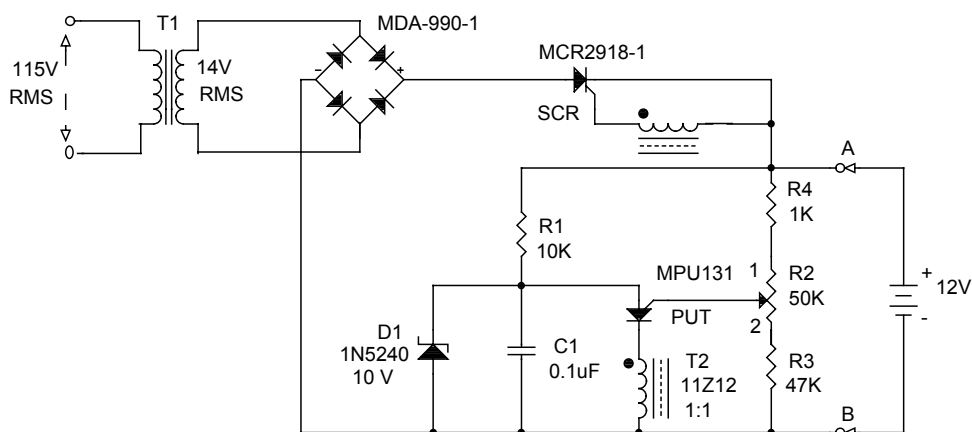


FIG.20-Carica batteria a 12 V

Con 115V in ingresso, il circuito comincia a funzionare quando la batteria e' collegata correttamente. La batteria fornisce la corrente di carica al condensatore di temporizzazione C1 usato nell'oscillatore a rilassamento a PUT. Quando C1 si carica alla tensione di picco del PUT, l' SCR si innesca, fornendo la corrente di carica alla batteria. Quando la batteria e' carica, la sua tensione aumenta leggermente, facendo crescere la tensione di picco del PUT. Questo significa che C1 si deve caricare ad una tensione leggermente maggiore per innescare il PUT. La tensione su C1 cresce fino a che e' raggiunta la tensione di zener di D1, che impedisce alla tensione su C1 di crescere e cosi' impedisce all' oscillatore PUT di oscillare facendo cessare la carica. La tensione massima di batteria e' stabilita per mezzo del potenziometro R2 che stabilisce la tensione di picco del PUT.

Nel circuito mostrato la tensione di carica puo' essere scelta tra 10V e 14V, il limite inferiore viene stabilito da D1 ed il limite superiore da T1. La tensione minima di carica puo' essere ottenuta riducendo la tensione di riferimento (riducendo il valore del diodo zener D1) e limitando la corrente di carica (o utilizzando un trasformatore che riduca la tensione (T1) o ponendo una resistenza in serie all' SCR.). La resistenza R4 e' usata per impedire che il PUT si distrugga se il cursore di R2 fosse posto in posizione 1.

REGOLATORE DI TENSIONE RMS

Il circuito di FIG.22 e' un regolatore di tensione RMS ad anello aperto che fornisce una potenza di 500W a 90V RMS con una buona regolazione per tensioni d' ingresso comprese tra 110 e 130V RMS.

Con una tensione d'ingresso applicata il condensatore C1 si carica fino al punto d'innesco di Q3 causando il suo innesco. Questo manda in conduzione Q5 che permette alla corrente di passare attraverso il carico.

Quando la tensione d'ingresso cresce, la tensione su R10 cresce facendo innalzare il punto d'innesco di Q3. Questo ritarda l'innesco di Q3 poiche' C1 adesso deve caricarsi ad una tensione maggiore di quella che era necessaria prima per far innescare il dispositivo.

Di conseguenza la tensione di uscita e' tenuta piuttosto costante ritardando l' innesco di Q5 qualora la tensione di ingresso aumenti, per un calo della stessa succede invece il contrario.

Un altro metodo di provvedere alla compensazione degli incrementi della tensione d'ingresso si realizza con Q2 ed il partitore resistivo formato da R6 e R7. Appena la tensione d'ingresso cresce la tensione in base a Q2 cresce mandando in una maggiore conduzione Q2 il quale decresce la rampa di carica di C1 favorendo il ritardo dell'innesco di Q5.

Per evitare un malfunzionamento del circuito all' inizio di ciascun ciclo di carica, si usa una rete di ritardo formata da Q1 ed i suoi componenti per evitare che il generatore di corrente Q2 entri in funzione prima che la tensione di trigger raggiunga un livello sufficientemente alto.

Questo e' ottenuto nel seguente modo: precedentemente alla conduzione di D2, la tensione sulla base di Q1 e' stabilita dal partitore di tensione

$$\frac{(R_4 + R_5)}{(R_1 + R_3 + R_4 + R_5)}$$

Questo fa si che la base di Q1 sia piu' positiva rispetto all'emittore e quindi impedisce che Q1 conduca finche' la tensione su R3 sia sufficiente per polarizzare direttamente la giunzione base-emittore di Q1. Questo accade quando la tensione di alimentazione cresce fino a 15V.

Il circuito puo' essere utilizzato con diverse tensioni, cambiando la resistenza R6 e/o R4 le quali cambiano la pendenza della rampa di carica di C1.

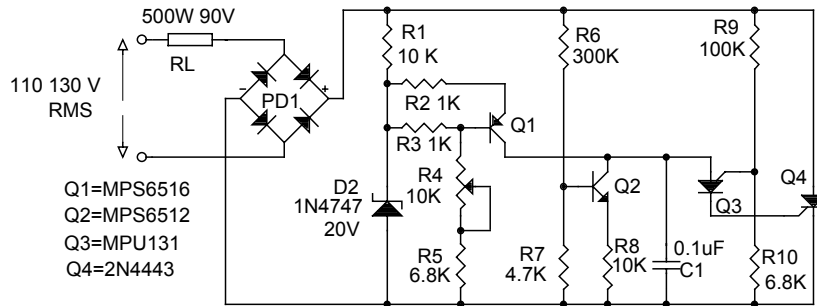


FIG.22 REGOLATORE DI TENSIONE RMS

BIBLIOGRAFIA

AN527 Theory, characteristics and applications of the Programmable Unijunction Transistor
 R.J. HAVER - B.C.SHINER Applications Engineering Motorola Semiconductor Products Inc.