

Istituto Professionale di Stato per l'Industria e l'Artigianato

MORETTO

Via Apollonio n° 21 BRESCIA

**INTERFACCIAMENTO A/D e D/A
CON UN PERSONAL COMPUTER**

RELATORI:

Fedrico Claudio

Marsala Roberto

Prandelli Alfredo

della classe 5 TIEE Sez. A

Tecnici delle Industrie Elettriche ed Elettroniche

Corso di Laboratorio Misurazioni
tenuto dall'ing. CLETO AZZANI

1991/92

INTRODUZIONE

L'esperienza di laboratorio di misure é stata svolta al fine di realizzare un ADC e un DAC pilotabili tramite Personal Computer. Il circuito che ci permetteva di svolgere l'esercitazione era scomponibile in vari blocchi e precisamente da un Interfaccia, Oscillatore quarzato, Divisore di frequenza, Decodificatore, Memoria e Convertitori A/D e D/A. Ora vediamo in modo piú approfondito ogni singolo blocco.

-INTERFACCIA CON PC: si tratta della scheda LX833 progettata da Nuova Elettronica (rivista 121) e da noi utilizzata per l'esercitazione (vedi scheda e descrizione riportata a pagina 6).

-OSCILLATORE QUARZATO: è costituito da un quarzo a frequenza di 4 MHz, due NOT funzionanti in zona di transizione e due condensatori di compensazione. Il P.d.F. delle due NOT é dettato dalla presenza di due resistenze, collegate fra ingresso e uscita, di valore opportuno (680 ohm). E' stato utilizzato un oscillatore di questo tipo perché fornisce un segnale a frequenza fissa ed è in grado di mantenere inalterate nel tempo le sue caratteristiche di precisione.

-DIVISORE DI FREQUENZA: è stato realizzato utilizzando un contatore binario da 0 a F del tipo 74LS93 prelevando due segnali dalle uscite QD e QC : il segnale proveniente dal quarzo viene diviso per quattro volte se si guarda l'uscita QC (1MHz) e per otto volte se si guarda l'uscita QD (500KHz).

-DECODIFICATORE A DUE INGRESSI: serve per abilitare in lettura o in scrittura l'interfaccia.

-MEMORIA: è costituita da due integrati del tipo 74LS374. Il circuito interno di questo integrato è rappresentato schematicamente da 8 bistabili di tipo D three state. I dati provengono e vanno dal PC al nostro circuito e viceversa tramite queste porte bi direzionali. Il passaggio di un dato è permesso dal CLOCK proveniente dalla circuiteria d'ingresso; le due memorie sono abilitate dal codice 302 e 303.

-CONVERTITORE A/D ADC0808 National: si tratta del componente che realizza la conversione di un segnale analogico (da 0 a 5V) in un numero N (da 0 a 255). Questo convertitore ha incorporato anche un multiplexer analogico a 8 canali e quindi consente di convertire 8 segnali analogici diversi.

-CONVERTITORE D/A DAC0800 National: si tratta del componente che realizza la conversione di un numero N a 8 bit (da 0 a 255) in un segnale analogico (corrente) di uscita.

CARATTERISTICHE GENERALI DI UN CONVERTITORE ANALOGICO-DIGITALE

La funzione dei convertitori A/D è quella di trasformare un livello di tensione in un numero N espresso in codice binario ad esso corrispondente come esplicitato dalla formula:

$$N = \frac{V_I}{\frac{V_{REF}}{2^n}} = \frac{V_I \cdot 2^n}{V_{REF}}$$

dove $\frac{V_{REF}}{2^n}$ è la risoluzione del convertitore e n è il numero dei bit del convertitore A/D.

Precisione

E' definita dallo scarto tra il valore convertito ed il valore vero della grandezza in esame. Le cause che alterano la precisione del convertitore sono essenzialmente :

- la deriva, intesa come effetto della temperatura, dell'invecchiamento dei componenti e delle fluttuazioni dell'alimentazione;
- la non linearità del comportamento.

Sensibilità

E' rappresentata dal più piccolo livello di tensione che può essere convertito. Si definisce anche il massimo valore dei segnali di ingresso che consentono al convertitore di lavorare nelle migliori condizioni di funzionamento.

Potere risolutivo

E' la più piccola variazione di tensione cui è sensibile il convertitore, questo non è da confondere con la sensibilità in quanto il convertitore può non avvertire tensioni prossime allo zero ma può sentire piccole variazioni in un punto qualsiasi delle sue caratteristiche di comportamento dinamico.

Tempo di conversione

Rappresenta il tempo impiegato dal circuito per eseguire la conversione da analogico in digitale. Gli elementi che lo compongono sono:

- tempo di conversione incrementale: è il tempo impiegato a convertire una tensione corrispondente al potere risolutivo, cioè al minimo incremento cui il circuito è sensibile;
- tempo di conversione sull'intera scala: tempo impiegato dal circuito ad effettuare la conversione della massima tensione misurabile (a partire dal livello 0).

Se è necessario inserire, all' ingresso del circuito, un filtro per l'eliminazione del rumore il tempo di conversione si allunga notevolmente.

IL CONVERTITORE ADC0808/0809

Il convertitore analogico digitale è un dispositivo CMOS monolitico avente un convertitore A/D ad 8 bit, possiede un controllo logico compatibile con un microprocessore e un multiplexer ad 8 canali. Il componente introduce un' approssimazione nella conversione A/D, presenta inoltre un comparatore stabilizzato a modulazione ad alta impedenza, un partitore di tensione a 256 resistenze con un albero di interruttori analogici e un registro che utilizza il metodo delle approssimazioni successive. Il multiplexer ad 8 canali può accedere direttamente a qualcuno degli 8 segnali analogici con massa in comune. Il dispositivo elimina il bisogno di una massa esterna e di una regolazione di fondo scala.

Il componente offre alta velocità, alta precisione, minima dipendenza dalla temperatura, e consuma una minima energia.

Questo congegno trova largo impiego nei controlli di macchine elettriche.

L' ADC 0808 presenta le seguenti caratteristiche :

- RISOLUZIONE AD 8 BIT ;
- L' ERRORE TOTALE NON CORREGGIBILE E' COMPRESO +/- 1/2 LSB e +/- 1 LSB ;
- L' ALIMENTAZIONE SINGOLA E' PARI A 5 Vdc ;
- POTENZA DISSIPATA 15 mW ;
- IL TEMPO DI CONVERSIONE E' DI 100 uS ;
- L' ADC 0808 E' EQUIVALENTE AL MM74C949 ;

DESCRIZIONE DI FUNZIONAMENTO

Multiplexer: il dispositivo contiene una singola uscita a 8 canali e un multiplexer a segnali analogici. Un particolare canale d'ingresso è selezionato con l'uso della decodifica d' indirizzo. La tabella 1 mostra gli stati d' ingresso delle linee d' indirizzo per selezionare alcuni canali.

SELEZIONE CANALI LINEE D' INDIRIZZO ANALOGICI

	C	B	A
IN0	L	L	L
IN1	L	L	H
IN2	L	H	L
IN3	L	H	H
IN4	H	L	L
IN5	H	L	H
IN6	H	H	L
IN7	H	H	H

IL CONVERTITORE A/D

Il cuore del sistema di acquisizione dati è un convertitore A/D ad 8 bit. Il convertitore è progettato per fornire una veloce, accurata e ripetibile conversione in un' ampia scala di temperatura. Il convertitore è diviso in 3 sezioni: rete 256 R, il registro ad approssimazioni successive SAR e il comparatore. Le uscite del convertitore operano in logica positiva.

Il partitore 256 R è stato scelto al posto della rete R/2R per la sua monotonicità intrinseca, che garantisce di non perdere alcun codice digitale. Un rapporto non monotonicò può causare oscillazioni che potrebbero essere catastrofiche per il sistema. Inoltre, la rete 256 R non causa variazioni della tensione di riferimento. La prima e l' ultima resistenza della rete 256 R hanno valori diversi da tutte le altre della rete. La differenza di queste resistenze causa una simmetria della caratteristica d' uscita rispetto allo zero e un punto massimo della scala sulla curva di trasferimento. Il registro ad approssimazioni successive (SAR) esegue 8 iterazioni per approssimare la tensione d' ingresso. Per alcuni tipi di convertitori SAR sono richieste N iterazioni per un convertitore a N bit. Nel ADC0808 la tecnica di approssimazione è estesa a 8 Bit usando la rete di trasmissione a 256R. Il SAR del convertitore A/D si resetta sul fronte di salita del segnale di inizio conversione SC. La conversione ha inizio sul fronte di discesa del segnale di inizio conversione SC (modalità di funzionamento monostabile). Una conversione in atto verrà interrotta da un nuovo segnale di inizio conversione

SC. Si possono ottenere conversioni continue collegando l' uscita di fine conversione (EOC) all' ingresso SC (modalità di funzionamento astabile). Se usato in questo modo, è necessario fornire un impulso esterno di inizio conversione subito dopo avere dato tensione al convertitore. L' uscita EOC (fine conversione) andrà a livello basso in un tempo compreso fra 1 e 8 periodi di clock a partire dal fronte di salita del segnale SC. La più importante sezione del convertitore A/D è il comparatore. Questa sezione è responsabile della precisione finale dell' intero convertitore. Anche la deriva del comparatore ha una grande influenza sulla ripetibilità del dispositivo. Un comparatore stabilizzato di tipo chopper fornisce il metodo più efficace per soddisfare tutte le richieste del convertitore. Il comparatore stabilizzato chopper converte il segnale continuo d' ingresso in un segnale alternato. Questo segnale viene introdotto in un amplificatore in alternata ad elevato guadagno, in uscita viene ripristinato il livello continuo. Questo metodo limita considerevolmente gli effetti negativi della deriva dei componenti dell' amplificatore dato che la deriva di un componente in continua non passa attraverso un amplificatore in corrente alternata. Questo fa sì che l' intero convertitore sia estremamente insensibile alla temperatura, alla deriva per lunghi periodi e agli errori di offset.

IL CONVERTITORE DAC0800

Caratteristiche generali

La serie DAC800 rappresenta dei convertitori, da digitale ad analogico monolitici, a otto bit con alta velocità con corrente di uscita le cui caratteristiche dei tempi di conversione sono 100 nS. Quando si usa come DAC a moltiplicazione è possibile una prestazione monotonica che permette una scala di riferimento di correnti con un passo da 1 a 40. La serie DAC800 inoltre ha come caratteristica le uscite complementari ad alto guadagno che permettono una tensione di uscita differenziale di 20 Vpp con una semplice resistenza di carico. Non sono necessarie regolazioni di fondo scala nella maggior parte delle applicazioni dove la non linearità migliori del più o meno 0,1% minimizzano accumulazioni di errori della temperatura. Gli ingressi immuni al rumore, della serie DAC800, possono accettare i livelli TTL con la traccia del piedino, VLC collegato a massa. Cambiando il potenziale di VLC si permette l' interfacciamento con le altre famiglie logiche. Le prestazioni delle caratteristiche del dispositivo sono essenzialmente inalterate per campi di alimentazione dal più o meno 4,5 volt e di più o meno 18 volt; la potenza dissipata è soltanto 33 mW con più o meno 5 volt di alimentazione ed è indipendente dagli stati logici d' ingresso.

La funzione realizzata da questo convertitore è data dalla formula:

$$V_{OUT} = \frac{V_{REF}}{2^n} \cdot N$$

Nell' ipotesi che l' uscita sia solamente positiva.

In questa prova abbiamo utilizzato un'interfaccia sperimentale fornita da "NUOVA ELETTRONICA". Riportiamo ora la descrizione di tale scheda:

INTERFACCIA SPERIMENTALE PER COMPUTER

Il circuito base della scheda da noi utilizzata è molto semplice in quanto è composto da tre soli integrati:

IC1=74LS244 8 buffer three-state triggered

IC2=EP833 decodifica PROM

IC3=74LS245 buffer bidirezionale per i dati.

In questa scheda si possono in seguito aggiungere tutti i circuiti desiderati. Sulla scheda da noi montata trovano posto i seguenti integrati:

U1=74LS04 6 porte NOT

U2=74LS139 doppio decoder 2 I

U3=74LS32 4 porte OR

U4=ADC0809 convertitore A/D

U5=74LS374 8 flip flop D con uscite three-state

U6=74LS93 contatore binario 0-15 (divisore di frequenza).

Passiamo ora a descrivere le funzioni svolte dai tre integrati basilari.

74LS244: Questo integrato serve da buffer per i segnali provenienti dal BUS degli indirizzi, per i segnali di lettura e di scrittura dei dati, in modo da separare le linee del BUS principale dai segnali portati all' esterno sulla scheda sperimentale. In questo modo, anche se dovessimo fare delle saldature errate o provocare dei cortocircuiti su tali linee, tali inconvenienti non si ripercuoteranno sul BUS principale e il computer continuerebbe a funzionare regolarmente.

EP833: questo secondo integrato è una PROM programmata, utile per decodificare gli indirizzi. Sui piedini d' uscita 14, 13, 12 e 11 abbiamo collocato un piccolo connettore (J1) che ci permetterà di selezionare quattro diversi gruppi di indirizzi da assegnare alla scheda sperimentale.

Ognuno di questi gruppi è composto da 8 indirizzi e, pertanto, avremo a disposizione un totale di: $4 * 8 = 32$ indirizzi.

La seguente tab. mostra le combinazioni che potremo ottenere con 3 BIT di indirizzi.

IND.	BIT 0	BIT 1	BIT 2
0	0	0	0
1	1	0	0
2	0	1	0
3	1	1	0
4	0	0	1
5	1	0	1
6	0	1	1
7	1	1	1

La mappa di indirizzamento che otterremo sarà perciò divisa in quattro gruppi principali, corrispondenti ciascuno ad uno dei quattro ponticelli del connettore J1:

- Ponticello J1 su A: indirizzo della scheda da \$300 a \$307 (in esadecimale), che corrisponde, in decimale, agli indirizzi da 768 a 775

- Ponticello J1 su B: indirizzo della scheda da \$308 a \$30F, che corrisponde, in decimale, agli indirizzi da 776 a 783
- Ponticello J1 su C: indirizzo della scheda da \$310 a \$317, che corrisponde, in decimale, agli indirizzi da 784 a 791
- Ponticello J1 su D: indirizzo della scheda da \$318 a \$31F, che corrisponde, in decimale, agli indirizzi da 792 a 799.

74L245: L'integrato siglato IC3 verrà utilizzato per trasferire gli otto bit dei dati dalla scheda sperimentale al BUS del computer e viceversa.

REALIZZAZIONE PRATICA

Il circuito è stato realizzato in zona mille fori predisposto dall'interfaccia LX833 ; concluso il cablaggio si è passati alla verifica del funzionamento. La prima operazione eseguita è stata svolta al fine di verificare il funzionamento dell'interfaccia; questa operazione è stata svolta comandando l'interfaccia con un programma in Pascal mandando un segnale (onda quadra) ad indirizzi diversi.

1 : con un programma in Pascal, facendo ripetere operazioni READ all'indirizzo \$300 si è controllato se giungeva il segnale al piedino OE (impuls TTL in logica negativa).

A : PORT[\$300];

2 : Con un programma Pascal, facendo ripetere operazioni WRITE all'indirizzo \$300 , si controllava il segnale al piedino ALE sull'ADC (logica positiva).

3 : Si verificava la presenza di un segnale di START della conversione tramite un programma in Pascal al comando di WRITE all'indirizzo \$301 (logica positiva).

4 : All'indirizzo WRITE \$302 si verificava il trasferimento dei dati dal PC tramite interfaccia alle memorie 74LS374, per gli indirizzi dell'ADC che selezionano il canale da convertire (da I0 a I7).

5 : All'indirizzo WRITE \$303 si invia una serie di 8 bit al DAC che realizza la conversione.

Il segnale veniva visualizzato con un oscilloscopio. p73 Il circuito del DAC e del ADC è stato verificato seguendo una sequenza logica di operazioni: la prima era svolta al fine di verificare le corrette alimentazioni dei vari integrati. In seguito abbiamo inserito i primi circuiti integrati e verificato il loro corretto funzionamento utilizzando un programma in Pascal come generatore di segnali e un oscilloscopio , voltmetro o un tester alto/basso come dispositivi verificatori.

BIBLIOGRAFIA :

- NUOVA ELETTRONICA RIVISTA 121 INTERFACCIA SPERIMENTALE PER COMPUTER
 - LINEAR DATABOOK 2 EDIZIONE 1988 pagg da 3-48 a 3-57
 (ADC0808/0809), pagg da 4-15 a 4-22 (DAC0808).

- IL DIGITALE CALDERINI - GIOMETTI-FRASCARI