

ISTITUTO PROFESSIONALE DI STATO PER L'INDUSTRIA E L'ARTIGIANATO
Via Apollonio 21 - 25128 BRESCIA- Tel.0303719811- Fax.0303719803

Gara Nazionale

Operatore Elettronico
Brescia 28-29 Aprile 2009

Prova Teorica

Candidato	
Scuola di provenienza	

Tempo a disposizione: 4 h

Parte prima: Domande a risposta multipla

1. In uscita ad una porta and ai cui due ingressi sono collegati la variabile logica A e una porta not che complementa la stessa variabile A, si trova:
 - un impulso alto
 - un livello logico basso
 - un livello logico alto
 - un segnale astabile basso

2. per un contatore asincrono modulo 10 realizzato con TFF il clock deve avere periodo minimo:
 - superiore a 10 volte il tempo di propagazione del TFF
 - superiore a 4 volte il tempo di propagazione del TFF
 - pari a 10 volte il tempo di propagazione del TFF
 - non dipende dal tempo di propagazione del TFF

3. Il timer 555 si chiama così perché:
 - Perché è realizzato con tre amplificatori in cascato con guadagno unitario $A_V = 5$
 - Per la presenza nel circuito di tre diodi Zener con $V_Z = 5\text{ V}$
 - Per la presenza di un partitore di tensione formato da tre resistenze uguali da $5\text{k}\Omega$
 - Perché alimentato con 15V e la presenza di un partitore resistivo che la divide in tre parti uguali

4. Il diodo, idealmente, è un componente elettronico caratterizzato dall'aver un solo verso di conduzione possibile, quindi in queste condizioni presenta :
 - Una resistenza pari a V_γ/I
 - Una corrente $I = (V - V_\gamma)/R$
 - Una resistenza nulla
 - Una resistenza infinita

5. Il codice Aiken è:
 - un codice BCD-2421
 - un codice BCD-5421
 - un codice BCD-8421
 - un codice BCD-Eccesso-3

6. Mettendo in cascata due contatori asincroni, di cui il primo conta in modulo 16 ed il secondo in modulo 10, si ottiene:
 - un contatore asincrono modulo 160
 - un contatore asincrono modulo 26
 - un contatore asincrono modulo 256
 - un contatore sincrono modulo 160

7. Con quale tipo di porta non è possibile aumentare il numero degli ingressi mettendo in cascata più porte dello stesso tipo a soli due ingressi?
- tutte le porte in tecnologia TTL
 - tutte le porte in tecnologia C-MOS
 - le porte EX-OR
 - le porte NOR
8. Un circuito RC può essere applicato ad uno degli ingressi di una porta AND allo scopo di:
- eliminare i rimbalzi
 - filtrare i disturbi
 - tenere memoria del valore dell'ingresso negli istanti immediatamente successivi allo spegnimento
 - resettare i circuiti sequenziali all'accensione
9. Il guadagno di un amplificatore operazionale ideale:
- $AV = 100$
 - $AV = \infty$
 - $AV = 1$
 - $AV = 10\text{db}$
10. In un amplificatore operazionale invertente il rapporto tra V_O / V_I :
- è sempre positivo
 - dipende dal segnale d'ingresso
 - è dato da $- R_f / R_s$
 - dipende dal segnale d'ingresso e da R_f
11. Se uno degli ingressi di una qualsiasi porta contenuta nel 74LS27 non viene collegato a nessun livello logico, allora l'uscita della porta:
- è costantemente bassa
 - è costantemente alta
 - dipende unicamente dagli ingressi effettivamente collegati
 - non può assumere un livello logico certo
12. Il nome PISO identifica:
- un registro con ingressi paralleli e uscita seriale
 - un registro con ingressi paralleli e uscite parallele
 - un registro con ingresso seriale e uscite parallele
 - un registro con ingresso seriale e uscita seriale

13. In un multivibratore perché si inneschi la commutazione è necessario che:

- sia presente una reazione negativa
- sia presente una reazione positiva
- ci sia una tensione sinusoidale
- ci sia un clock

14. In un convertitore a 16 bit con tensione di fondo scala 12V, l'ampiezza dei livelli di quantizzazione vale:

- 1/2V
- 12/16 V/bit
- 7.5mV
- 12/216

15. Quale fra le seguenti sigle non rappresenta una famiglia logica?

- ECL
- ECDL
- RTL
- I2L

16. La tecnologia in base alla quale si realizzano porte open-collector ha lo scopo di:

- pilotare carichi di tipo analogico
- aumentare il numero di porte collegabili all'uscita
- aumentare il numero di ingressi collegabili all'uscita
- accoppiare uscite TTL con ingressi c-mos

17. Un circuito RCL serie si dice in risonanza quando:

- $X_C = X_L^2$
- $X_C = R + jX_L$
- $X_C = X_L$
- $X_L = 1/jX_C$

18. In un amplificatore operazionale ideale:

- la resistenza d'ingresso è uguale a quella d'uscita
- la resistenza d'ingresso vale 100K Ω
- la resistenza d'ingresso è infinita e quella d'uscita è nulla
- la resistenza d'ingresso è infinita e quella d'uscita vale 1K Ω

19. Collegando un numero eccessivo di ingressi di NOT all'uscita di un'unica NOT può verificarsi un inconveniente quando :

- l'ingresso della NOT a monte è alto
- l'ingresso delle NOT a valle è alto
- l'ingresso della NOT a monte è basso
- l'ingresso delle NOT a valle è basso

20. Considerando un registro SISO a quattro flip-flop in cui viene inserita, partendo dal bit più significativo, una parola di quattro bit , il bit meno significativo è presente in uscita:

- al quarto clock
- al sesto clock
- al settimo clock
- all'ottavo clock

21. Per inviare un segnale in logica positiva ad un ingresso attivo alto, occorre prelevare il segnale:

- tra una resistenza e un pulsante NC, con il pulsante collegato verso Vcc e la resistenza in pull-down
- tra una resistenza e un pulsante NA, con il pulsante collegato verso Vcc e la resistenza in pull-down
- tra una resistenza e un pulsante NA, con il pulsante collegato verso Vcc e la resistenza in pull-up
- tra una resistenza e un pulsante NA, con il pulsante collegato verso GND e la resistenza in pull-up

22. Quale delle seguenti affermazioni è falsa:

- Con due NOT a trigger di Schmitt si può realizzare un circuito antirimbalo
- Con due NAND si può realizzare un circuito antirimbalo
- Con due NOR si può realizzare un circuito antirimbalo
- Con due EX-OR si può realizzare un circuito antirimbalo

23. L'ordine di un filtro attivo coincide con:

- la differenza tra il numero dei poli e quello degli zeri della F.d.T.
- il numero degli zeri della F.d.T.
- il grado del polo nell'origine della F.d.T.
- il numero dei poli della sua F.d.T.

24. La frequenza di oscillazione f_0 di un oscillatore di Wien è espressa dalle seguenti relazioni:

- $f_0=1/2\pi LC^2$
- $f_0=1/2\pi\sqrt{L^2C}$
- $f_0=1/2\pi\sqrt{LC}$
- $f_0=1/2\pi RC$

25. In un amplificatore operazionale il valore di tensione da applicare in ingresso perché non vada in saturazione deve essere:

- $\frac{1}{3}$ dell'alimentazione
- $V_I = V_{CC} / A_V$
- $V_I = V_{CC} * A_V$
- $V_I = V_{CC}$

26. Indicare quale fra le seguenti affermazioni è falsa:

- non esiste alcun tipo di flip-flop che possa sostituirsi al Latch-SR
- è possibile costruire un JKFF a partire da un Latch-RS con l'aggiunta di pochi elementi di logica combinatoria
- è possibile costruire un Latch-RS con enable a partire da un Latch-RS con l'aggiunta di pochi elementi di logica combinatoria
- nei flip-flop è sempre presente un ingresso per il clock

27. Volendo costruire un contatore asincrono in avanti modulo 13, il RESET dei flip-flop deve essere attivato quando la combinazione delle uscite è:

- 1010
- 1100
- 1101
- 1111

28. Un sommatore in configurazione invertente con $R_f = 10 \text{ K}\Omega$ e $R_1 = R_2 = R_3 = R$ la somma amplificata è data da:

- $V_O = -R_f / R (V_1 + V_2 + V_3)$
- $V_O = -R_f / 3R (V_1 + V_2 + V_3)$
- $V_O = -R_f / R (V_1 R_1 + V_2 R_2 + V_3 R_3)$
- $V_O = -R_f / (R + R_f) (V_1 + V_2 + V_3)$

29. In un comparatore invertente, indicando con V_{OH} il valore massimo in uscita e con V_{OL} il valore minimo, si ha:

- $V_O = V_{OH}$ con $v_s > V_{ref}$ e $V_O = V_{OL}$ con $v_s < V_{ref}$
- $V_O = V_{OH}$ con $v_s < V_{ref}$ e $V_O = V_{OL}$ con $v_s > V_{ref}$
- $V_O = V_{OH}$ con $v_s < V_{ref}$ e $V_O = V_{OL}$ con $v_s < V_{ref}$
- $V_O = V_{OH}$ con $v_s > V_{ref}$ e $V_O = V_{OL}$ con $v_s < V_{ref}$

30. Un divisore per 3 comandato da un clock a 10kHz fornisce in uscita un segnale avente duty-cycle pari a:

- 10%
- 25%
- 33%
- 50%

31. Volendo costruire un contatore asincrono all'indietro modulo 9, il PRESET dei flip-flop deve essere attivato quando la combinazione delle uscite commuta a:

- 1010
- 1111
- 1001
- 0000

32. Quale tra le applicazioni dell'amplificatore operazionale sotto riportate è non lineare:

- Differenziale
- Sommatore
- Configurazione non invertente
- Limitatore

33. Un condensatore al variare della frequenza si comporta come :

- Per $f \rightarrow \infty$ come un corto circuito
- Per $f \rightarrow 0$ come una batteria
- Per $0 < f < \infty$ come un potenziometro
- Per $0 < f < \infty$ come un circuito aperto

34. Il Sample/Hold è un dispositivo che viene utilizzato nei circuiti:

- In continua
- Nella conversione A/D
- Nella conversione f/V
- Nei circuiti lineari

35. Il valore efficace di una grandezza alternata sinusoidale è dato da:

- V_{PP}
- $V_{MAX}/\sqrt{2}$
- $V_{MAX}/\sqrt{3}$
- $V_{PP} - \sqrt{2}$

36. L'impiego di diodi led a luce rossa nelle apparecchiature elettroniche è preferibile perche:

- Il colore è più trendy
- corrisponde alla massima sensibilità dell'occhio umano
- a parità di luminosità richiede minore corrente
- è una scelta arbitraria

37. La codifica 0xAD in complemento a 2 rappresenta il valore decimale

- 173
- 82
- 83
- 43

38. Gli integrati vanno sempre:

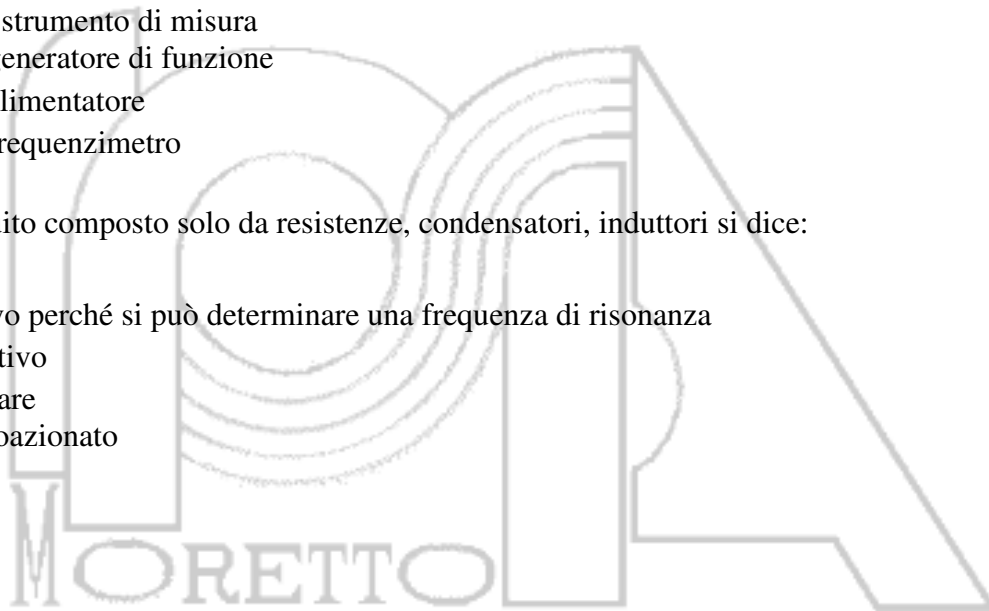
- Alimentati
- Collegati a massa quando si lavora in alta frequenza
- Dimensionati se nel circuito sono presenti componenti non lineari
- Tarati

39. L'oscilloscopio è:

- Uno strumento di misura
- Un generatore di funzione
- Un alimentatore
- Un frequenzimetro

40. Un circuito composto solo da resistenze, condensatori, induttori si dice:

- Attivo perché si può determinare una frequenza di risonanza
- Reattivo
- Lineare
- Retroazionato



GRIGLIA DI VALUTAZIONE DELLA PROVA TEORICA DOMANDE A RISPOSTA CHIUSA

Candidato		Data
Scuola		

Domanda	Risposta	Punteggio		
		Risp. corretta	Risp. non data	Risp. errata
1		+1	0	-0,20
2		+1	0	-0,20
3		+1	0	-0,20
4		+1	0	-0,20
5		+1	0	-0,20
6		+1	0	-0,20
7		+1	0	-0,20
8		+1	0	-0,20
9		+1	0	-0,20
10		+1	0	-0,20
11		+1	0	-0,20
12		+1	0	-0,20
13		+1	0	-0,20
14		+1	0	-0,20
15		+1	0	-0,20
16		+1	0	-0,20
17		+1	0	-0,20
18		+1	0	-0,20
19		+1	0	-0,20
20		+1	0	-0,20
21		+1	0	-0,20
22		+1	0	-0,20
23		+1	0	-0,20
24		+1	0	-0,20
25		+1	0	-0,20
26		+1	0	-0,20
27		+1	0	-0,20
28		+1	0	-0,20
29		+1	0	-0,20
30		+1	0	-0,20
31		+1	0	-0,20
32		+1	0	-0,20
33		+1	0	-0,20
34		+1	0	-0,20
35		+1	0	-0,20
36		+1	0	-0,20
37		+1	0	-0,20
38		+1	0	-0,20
39		+1	0	-0,20
40		+1	0	-0,20
<u>Totale</u>				

N.B.: 1) In caso di risposta assente verrà assegnato un punteggio pari a zero.
2) In caso di risposta errata verrà assegnato un punteggio pari a - 0,20.

Parte seconda: Domande a risposta aperta

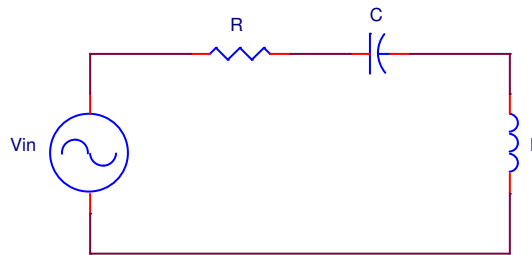
1. Dato un circuito RCL serie con:

$R=1k\Omega$ $C= 10\mu F$ $L=4mH$

determinare il modulo delle tensioni ai capi dei singoli componenti dati:

$V_{iPP} = 8V$ $f = 50Hz$

SOLUZIONE:



$V_{iPP} = 8V \rightarrow V_{iP} = 4V \rightarrow V_{ieff} = 4/\sqrt{2} = 2,83 V$

$\omega = 2 \cdot \pi \cdot f = 314 \text{ rad/sec}$

$X_C = 318,47 \Omega$

$X_L = 1,25 \Omega$

$Z = \sqrt{R^2 + (X_L - X_C)^2} = \sqrt{1000^2 + (1,25 - 318,47)^2} = 984,35 \Omega$

$I_{ieff} = V_{ieff}/Z = 2,83/984,35 = 2,98 \text{ mA}$

$VR = R \cdot I_{ieff} = 1 \cdot 10^3 \times 2,98 \cdot 10^{-3} = 2,98 V$

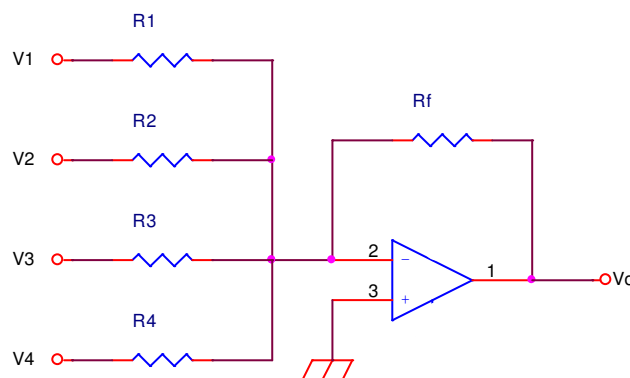
$Vc = X_C \cdot I_{ieff} = 318,4 \times 2,98 \cdot 10^{-3} = 950 \text{ mV}$

$VL = X_L \cdot I_{ieff} = 1,25 \cdot 10^{-3} \times 2,98 \cdot 10^{-3} = 3,72 \mu V$

2. Disegnare e dimensionare un amplificatore invertente a 4 ingressi con $R_f=12 K\Omega$ in modo che il guadagno valga $AV=10dB$

SOLUZIONE:

Si tratta di sommatore a quattro ingressi di cui è nota $R_f=12 K\Omega$

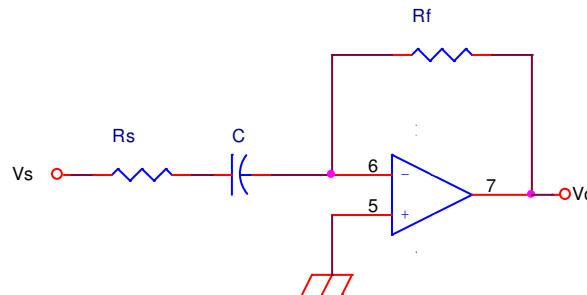


$AV=100dB \rightarrow A_V = 10^{10/20} = 10^{0,5} = 3,16$

Quindi, per l'ingresso V1 $|A_V| = R_f/R_1 = 3,16 \rightarrow R_1 = R_f/3,16 = 3,8k\Omega$

3. Dato un A.O. in configurazione invertente con $R_f=10\text{ K}\Omega$ al cui ingresso è applicato un circuito RC serie con $R_s=1,2\text{ K}\Omega$ e $C=1\mu\text{F}$ definirne il comportamento.

SOLUZIONE:

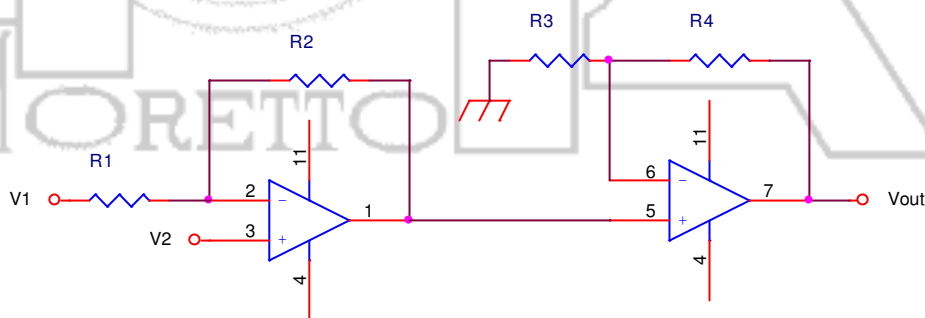


Si comporta da filtro attivo passa alto del primo ordine con frequenza di taglio $f_t=1/(2\cdot\pi\cdot R_s\cdot C)$ pari a 132,6 Hz, ed introduce una amplificazione sul segnale in uscita pari a $-R_f/R_s = -8,33$ per frequenze molto maggiori di 132,6 Hz.

4. Dimensionare un circuito ad A.O. in modo che risulti $V_O=10V2-5V1$

SOLUZIONE:

Sono possibili diverse soluzioni, la più semplice è quella che fa uso di un differenziale di ingresso e un amplificatore non invertente come illustrato.



Con il primo stadio si raggiunge $V_{O1} = 2\cdot V2 - V1$, mentre il secondo deve amplificare di 5 volte

Quindi si ha, per il primo stadio $R1 = R2 = 10\text{ k}\Omega$

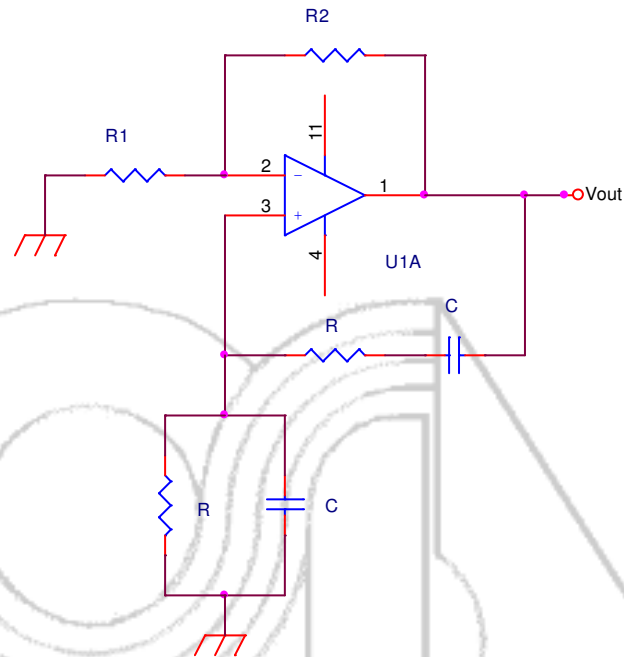
mentre per il secondo, essendo $Av = (1 + R4/R3) = 5$ occorre $R4 = 4\cdot R3$

$\rightarrow R3 = 10\text{ k}\Omega$ e $R4 = 40\text{ k}\Omega$ (33 kΩ + trimmer da 10 kΩ)

5. Dimensionare un circuito capace di produrre un segnale sinusoidale alla frequenza di 1kHz.

SOLUZIONE:

La soluzione più semplice è quella che prevede l'impiego di un oscillatore a ponte di Wien.

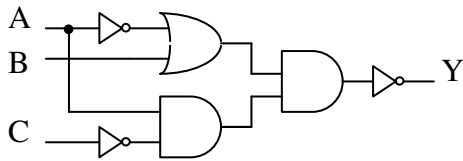


$$f_0 = 1/2 \cdot \pi \cdot R \cdot C = 1 \text{ kHz}$$

$$\text{fissato il valore di } C = 100 \text{ nF, risulta } R = 1/2 \cdot \pi \cdot f_0 \cdot C = 1/2 \cdot \pi \cdot 10^3 \cdot 100 \cdot 10^{-9} = 1,59 \text{ k}\Omega$$

per mantenere l'oscillazione si deve dimensionare $|A| \geq 3$, da cui $R2/R1 \geq 3$
quindi si scelgono i valori $R1 = 10 \text{ k}\Omega$ e $R2 = 22 \text{ k}\Omega$

6. Ricavare l'espressione logica e la tabella di verità del circuito combinatorio in figura



SOLUZIONE:

Espressione. $Y = \overline{(\overline{A} + B)} \cdot A \cdot \overline{C}$

Tabella di verità.

A	B	C	Y
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

7. Disegnare lo schema di un contatore asincrono in avanti con modulo 12. Inserire il *reset* automatico all'accensione e i comandi di *reset* manuale (tutti i bit a 0) e di *preset* al valore 7.

SOLUZIONE:

Il contatore asincrono modulo 12 si disegna a partire dal contatore asincrono modulo 2^n di valore superiore e più vicino; Quindi, in questo caso è necessario un contatore modulo 16, composto da $n=4$ flip-flop.

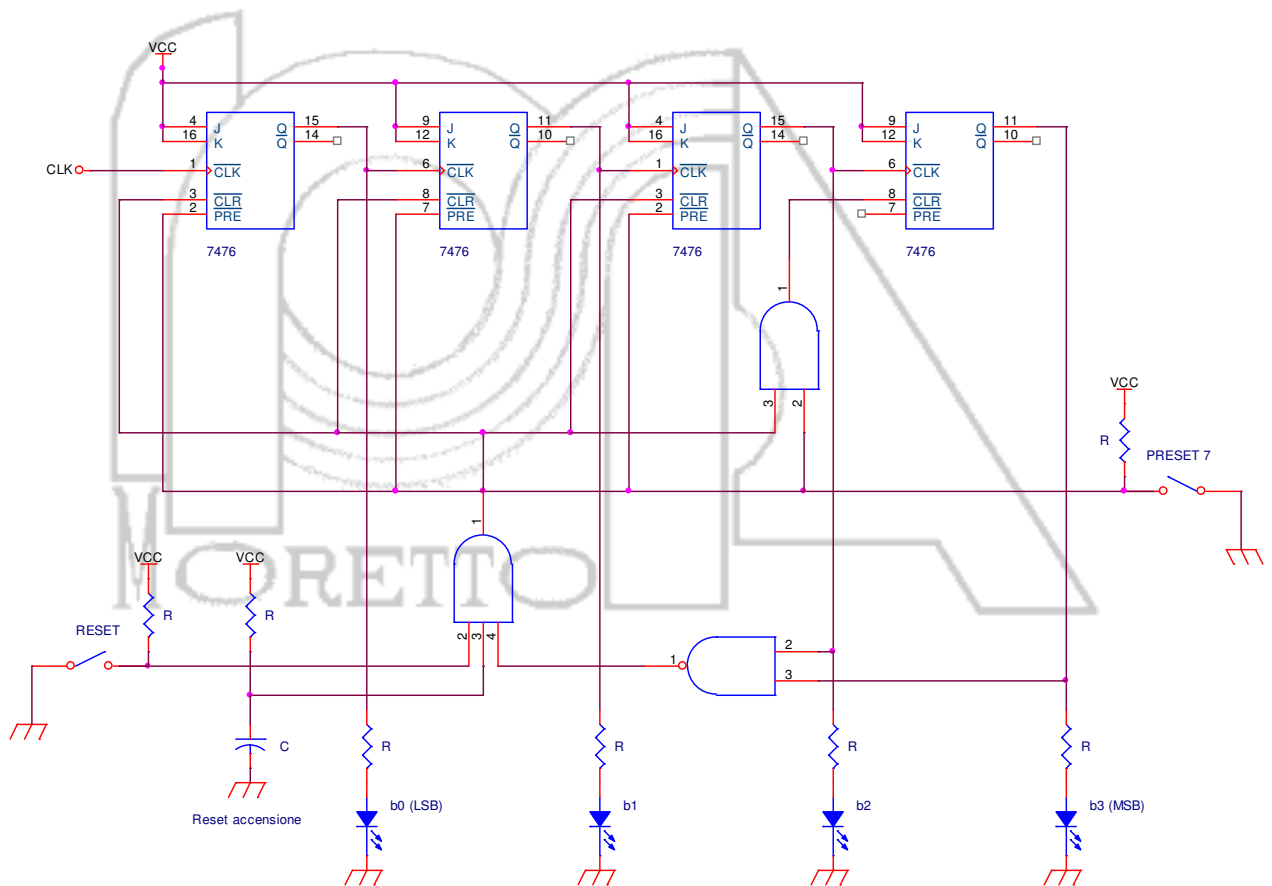
I flip-flop da impiegare sono quelli di tipo toggle. Nel nostro caso impieghiamo JKFF – NET.

Per adattare il contatore modulo 16 al modulo 12 si interrompe il conteggio prima che le uscite assumano la combinazione 1100, per fare questo si impiegano le due uscite alte – messe in NAND – e si ottiene così un segnale per il reset automatico del contatore.

Per realizzare il reset automatico all'accensione si impiega un circuito RC che produce un temporaneo livello basso che messo in AND con il precedente reset di modulo 12 consente di azzerare il conteggio nel momento in cui viene acceso il circuito.

Per il comando di reset manuale, si impiega un pulsante (qui indicato come interruttore) che premuto porta basso il segnale di clear dei flip-flop; per garantire il funzionamento del contatore, al pulsante di reset manuale è collegata una resistenza di pull-up che garantisce un livello alto sull'ingresso di clear. Il comando di reset è messo in AND con i comandi di reset precedentemente descritti.

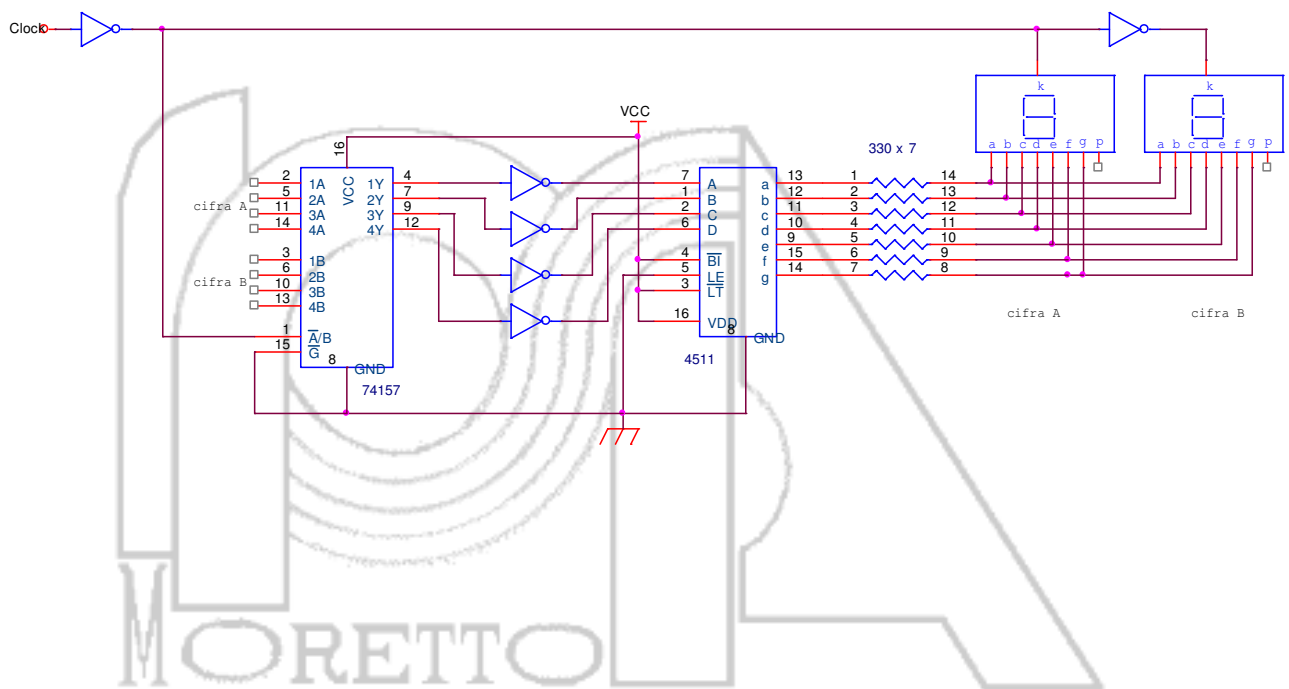
Il comando di preset, che ha lo scopo di forzare il conteggio – e quindi le uscite – alla combinazione 0111, corrispondente al valore 7 decimale, deve agire su tutti i flip-flop, settando le uscite di quelli che devono andare a 1 e resettando il bit più significativo. Il comando di preset dei tre JKFF è dato direttamente da un pulsante (vedi interruttore preset 7) collegato verso massa, mentre il reset necessario al bit MSB è combinato con il segnale di reset che si genera per effetto dei comandi descritti in precedenza.



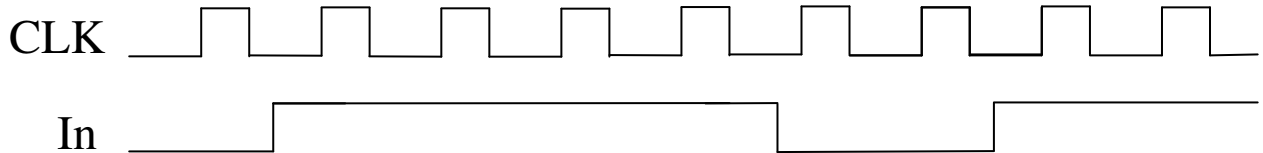
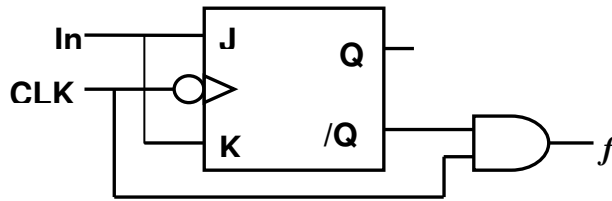
8. Progettare un circuito in grado di visualizzare i numeri decimali corrispondenti alle codifiche in BCD standard su due display multiplexati.

SOLUZIONE:

Sono possibili diverse soluzioni. La soluzione qui proposta è quella classica con multiplexer. Il circuito comprende, oltre ai due display a catodo comune, un 74HC157 contenente quattro multiplexer a due ingressi e un driver per display a 7 segmenti CD4511. I quattro NOT di interfaccia tra i due integrati adattano le uscite attive basse del 74HC157 con gli ingressi in logica positiva del CD4511 mentre una porta NOT permette di abilitare alternativamente uno o l'altro display.



9. Disegnare il diagramma temporale di /Q e dell'uscita f corrispondenti al diagramma degli ingressi indicato sotto il circuito

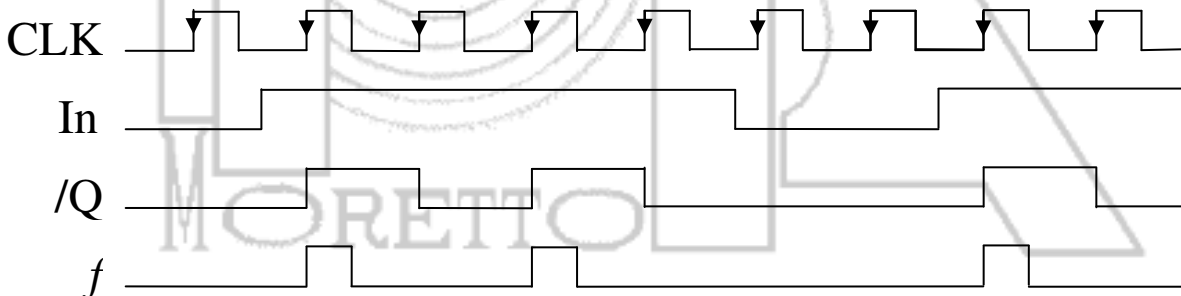


SOLUZIONE:

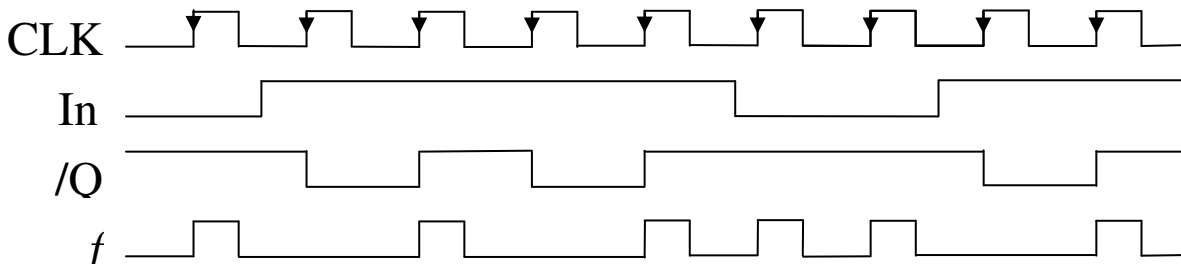
Essendo indicato un JKFF di tipo NET, occorre prestare attenzione allo stato degli ingressi J e K in corrispondenza dei fronti di discesa del clock. Inoltre, poiché l'ingresso è comune a J e K, il flip-flop si comporta da TFF, mantenendo memoria dello stato quando $J=K=0$ e commutando quando $J=K=1$.

Il valore delle uscite all'istante iniziale non è noto, quindi sono possibili due soluzioni.

La soluzione per lo stato iniziale di Q alto ($Q=1$) è:

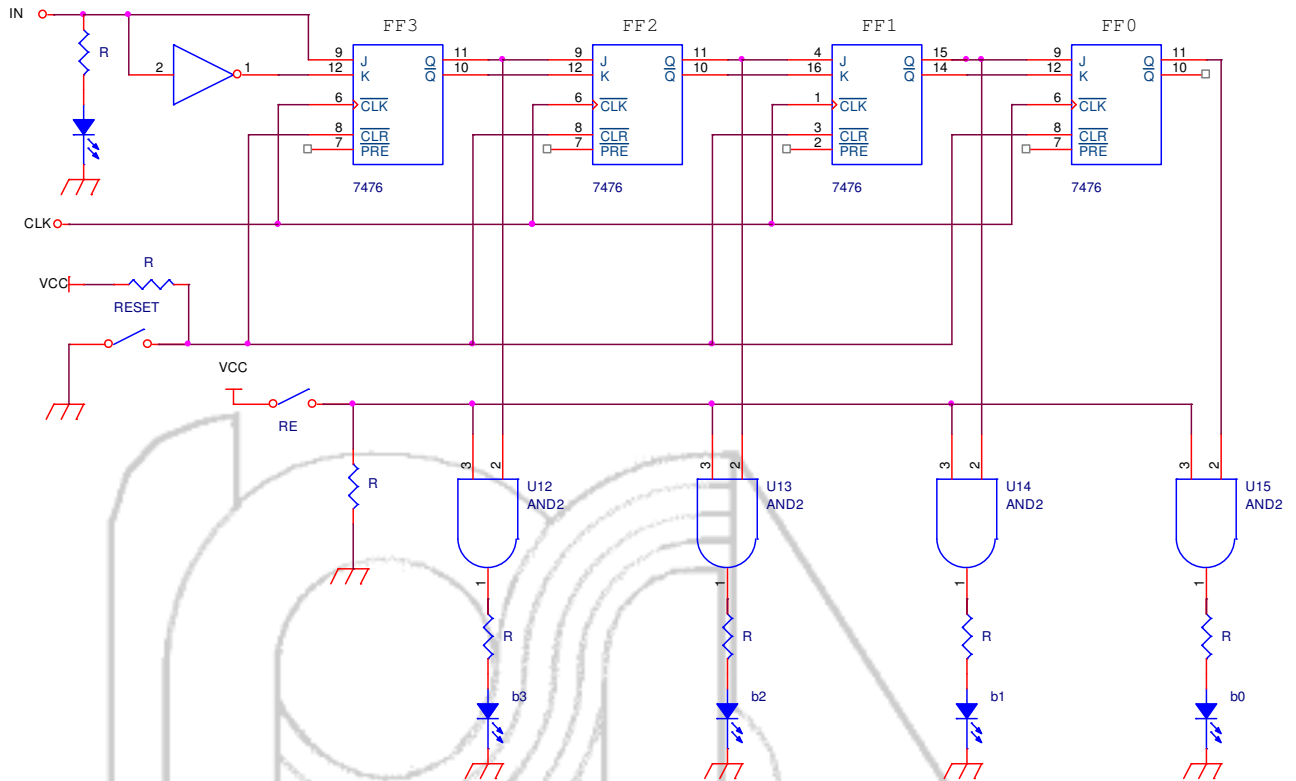


La soluzione per lo stato iniziale di Q basso ($Q=0$) è:



10. Disegnare un registro a scorrimento per parole di 4 bit, di tipo SIPO. Descrivere il funzionamento del circuito nel caso di caricamento e lettura di una parola di 4bit.

SOLUZIONE:



Il caricamento della parola di quattro bit avviene in quattro periodi di clock, dopo i quali è possibile leggere la parola completa semplicemente mandando alto il segnale di read enable. Durante i quattro impulsi di clock necessari al caricamento del dato è opportuno che il segnale di read enable sia mantenuto basso per evitare la lettura di dati non stabili e quindi errati. Il comando di reset permette di azzerare le uscite dei FF prima dell'inizio del caricamento dei dati.

GRIGLIA DI VALUTAZIONE DELLA PROVA TEORICA
DOMANDE A RISPOSTA APERTA

Candidato		Data
Scuola		

Domanda		Punteggio			
1	V_R		Fino a 2		Fino a 6
	V_L		Fino a 2		
	V_C		Fino a 2		
2	Schema		Fino a 2		Fino a 4
	Dimens.		Fino a 2		
3	Studio		Fino a 6		Fino a 6
4	Progetto		Fino a 8		Fino a 8
5	Progetto		Fino a 6		Fino a 6
6	Espressione		Fino a 2		Fino a 4
	Tabella		Fino a 2		
7	Mod 12		Fino a 2		Fino a 8
	Reset autom.		Fino a 2		
	Reset manuale		Fino a 2		
	Preset		Fino a 2		
8	schema		Fino a 6		Fino a 6
9	/Q		Fino a 2		Fino a 4
	F		Fino a 2		
10	Schema		Fino a 4		Fino a 8
	Descrizione		Fino a 4		
<u>Totale</u>					

N.B.: In caso di risposta non data verrà assegnato un punteggio pari a zero.